

Логические основы устройства компьютера

Базовые логические элементы

Базовые логические элементы –
реализуют три основные логические
операции:

- ❖ Логический элемент «И» - логическое умножение
- ❖ Логический элемент «ИЛИ» - логическое сложение
- ❖ Логический элемент «НЕ» - инверсия

Логические элементы компьютера
оперируют с сигналами –
электрическими импульсами.

Есть импульс – логический смысл
сигнала – *1*.

Нет импульса – *0*.

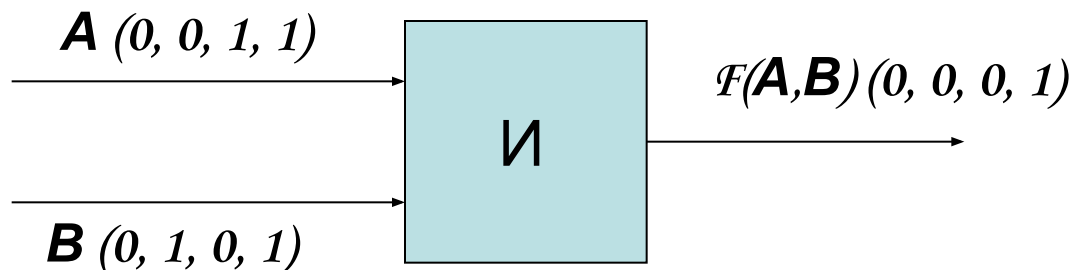
На входы логического элемента
поступают сигналы-значения

Преобразование сигнала логическим элементом задается таблицей состояния, которая фактически является таблицей истинности.

Логический элемент «И»

На входы A и B логического элемента подаются два сигнала (00 , 01 , 10 или 11).

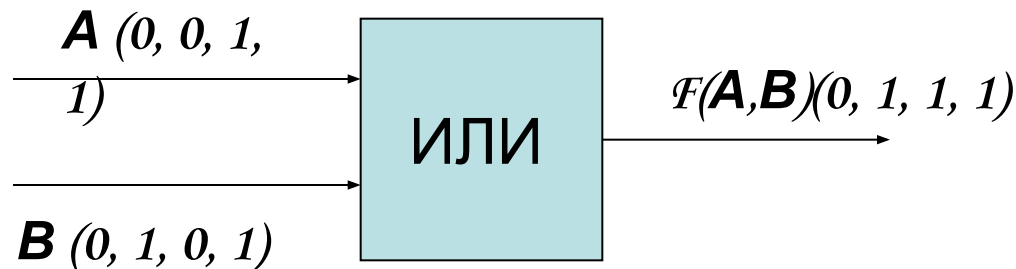
На выходе получается сигнал 0 или 1 в соответствии с таблицей истинности.



Логический элемент «ИЛИ».

На входы A и B логического элемента подаются два сигнала (00 , 01 , 10 или 11).

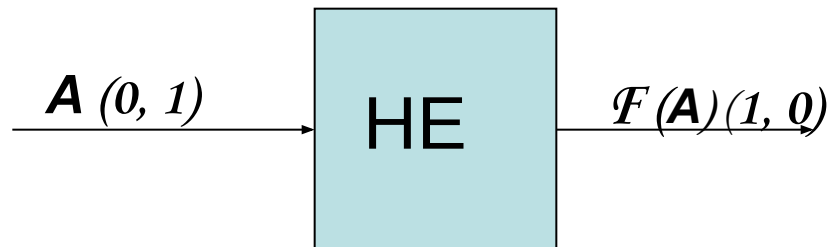
На выходе получается сигнал 0 или 1 в соответствии с таблицей истинности.



Логический элемент «НЕ».

На вход A логического элемента
подаётся сигнал 0 или 1 .

На выходе получается сигнал 0 или 1
в соответствии с таблицей истинности
инверсии.



Сумматор двоичных чисел

Для упрощения работы компьютера все математические операции сводятся к сложению двоичных чисел.

Поэтому главной частью процессора являются сумматоры.

Полусумматор

При сложении двоичных чисел в каждом разряде образуется сумма и при этом возможен перенос в старший разряд.

Введем обозначения слагаемых (A, B) ,

переноса (P) и

Суммы (S) .

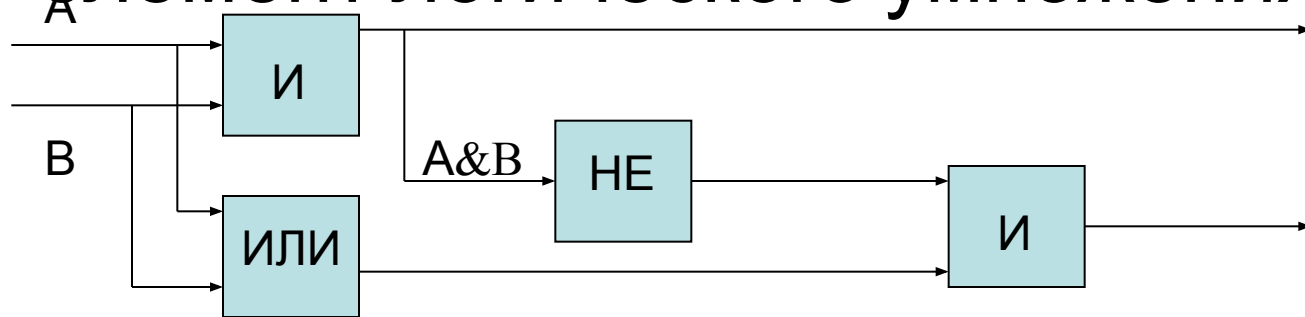
Составим таблицу для сложения
одноразрядных двоичных чисел с учетом
переноса в старший разряд.

Слагаемые		Перенос	Сумма
A	B	P	S
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

Из таблицы видно, что $P = A \& B$ $S = (A \vee B) \& \overline{(A \& B)}$

Построим схему сложения:

Для обеспечения переноса нужно использовать логический элемент «И», имеющий два входа, на выходе получаем элемент логического умножения.



Данная схема называется полусумматором, т.к. реализует суммирование одноразрядных двоичных

Полный одноразрядный сумматор

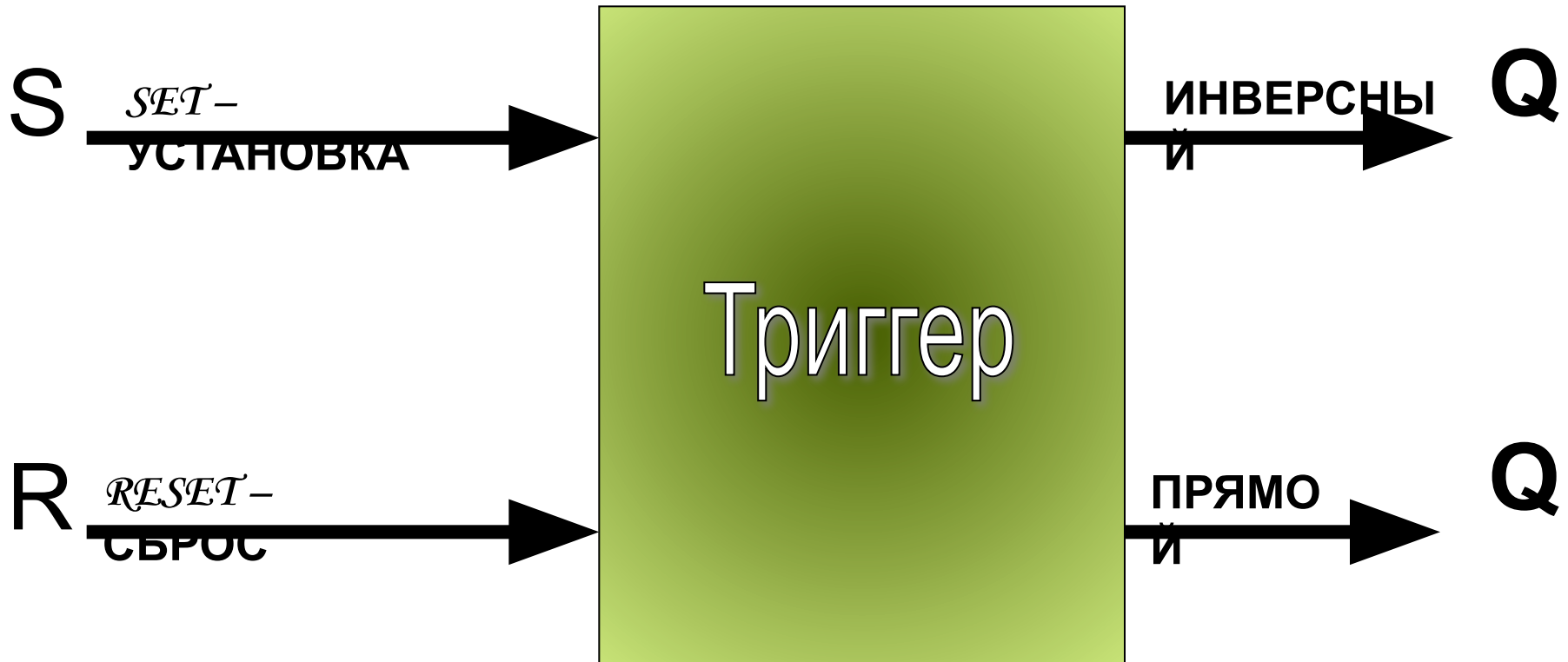
Полный одноразрядный сумматор должен иметь три входа: A , B , и P_0 два выхода: S и P .

Слагаемые		Перенос из младшего разряда	Перенос	Сумма
A	B	P_0	P	S
0	0	0	0	0
0	1	0	0	1
1	0	0	0	1
1	1	0	1	0
0	0	1	0	1
0	1	1	1	0
1	0	1	1	0
1	1	1	1	1

Триггер

Триггер может находиться в одном из двух устойчивых состояний (*0* или *1*), что позволяет:

- **запоминать**
- **хранить**
- **считывать**



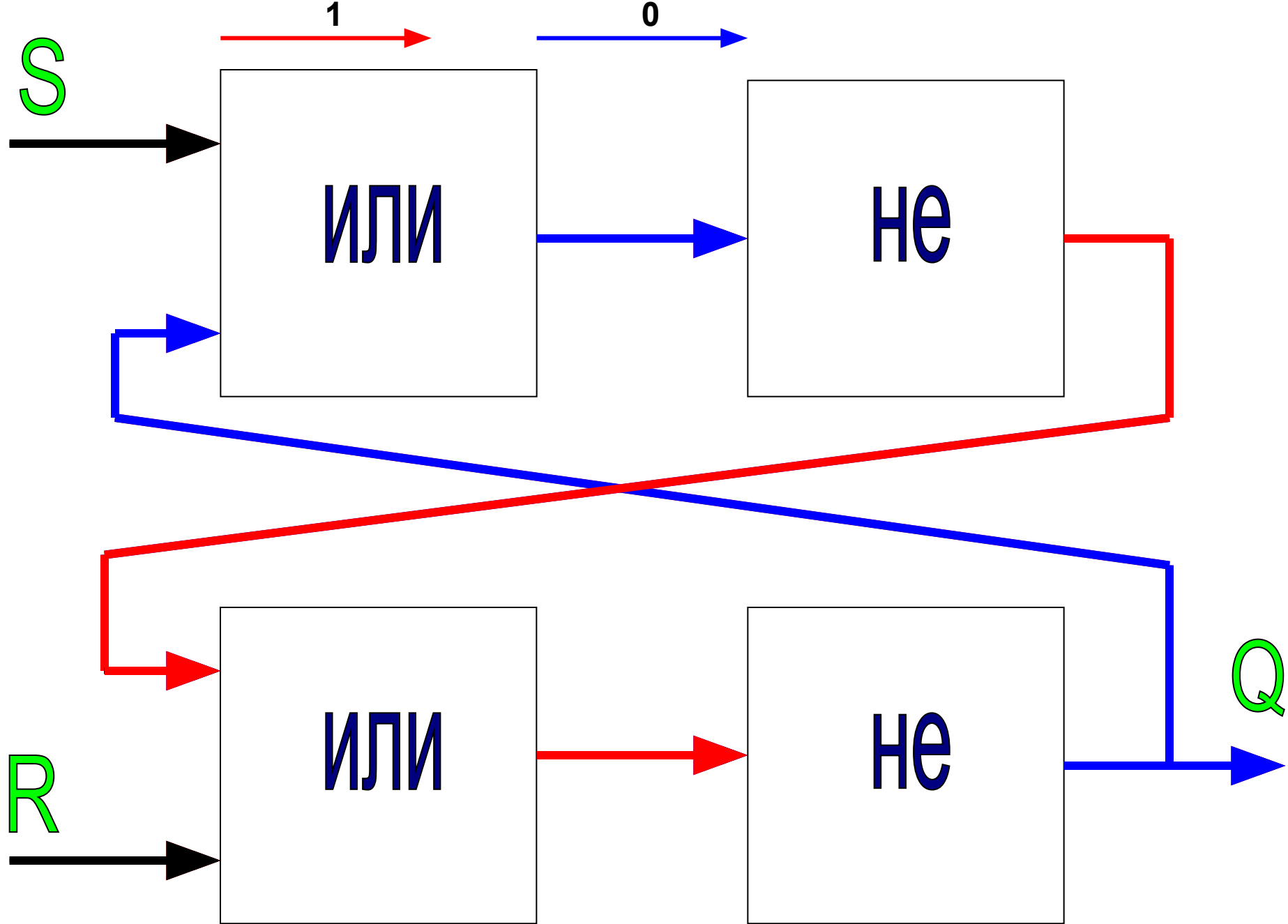
**Входы триггера S , R – используются для
установки триггера
в единичное состояние и сброса в нулевое**

Логический элемент – электронное устройство

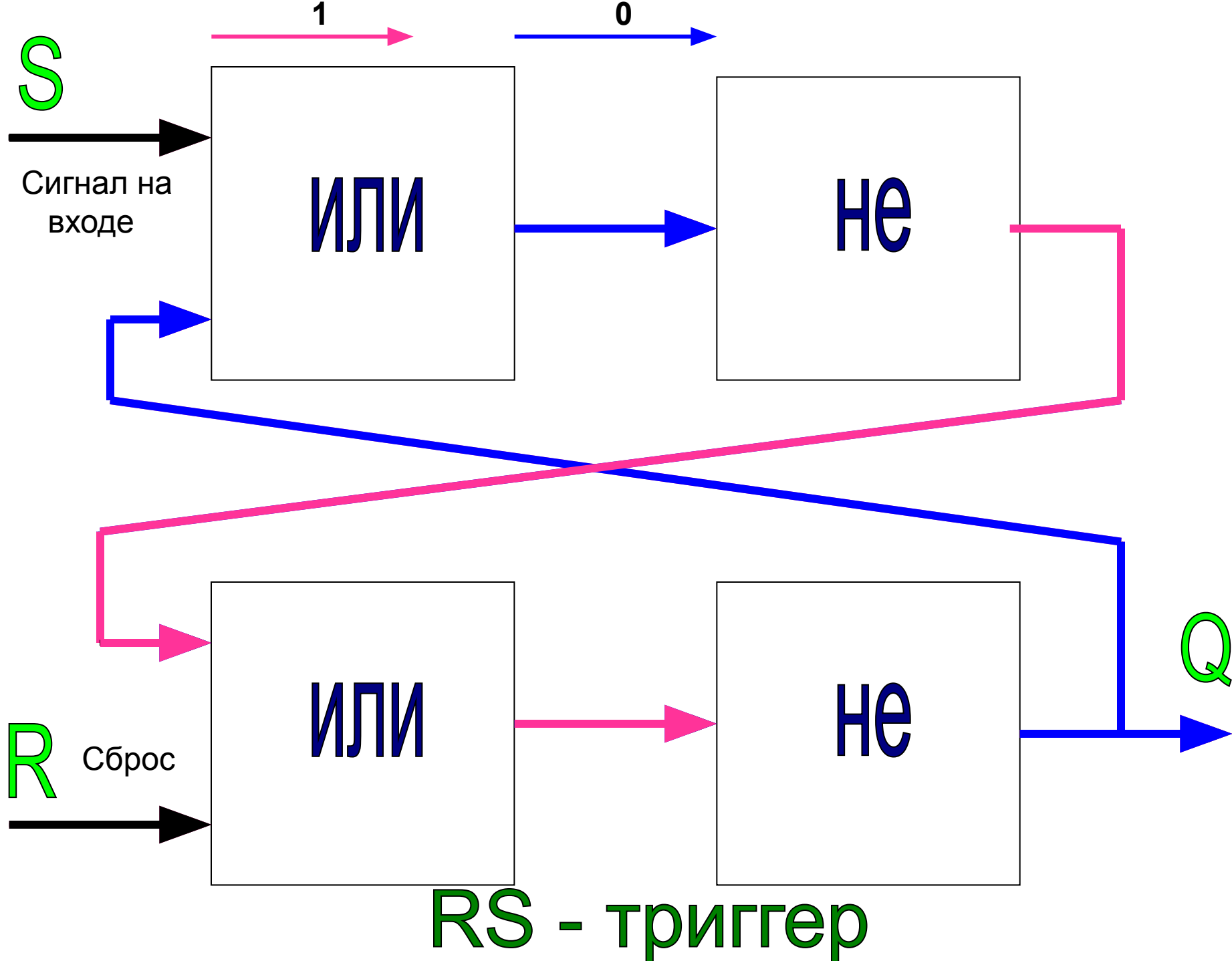
Логический элемент «и» - логическое умножение

Логический элемент «или» - логическое сложение

**Логический элемент «не» -инверсия
(отрицание)**



RS - триггер



Заполни таблицу

Вход S	Вход R	Выход Q	Выход Q	Режим триггера
1	0			
0	1			
0	0			
1	1	Запрещёно!		