

Учебный курс

Введение в цифровую электронику

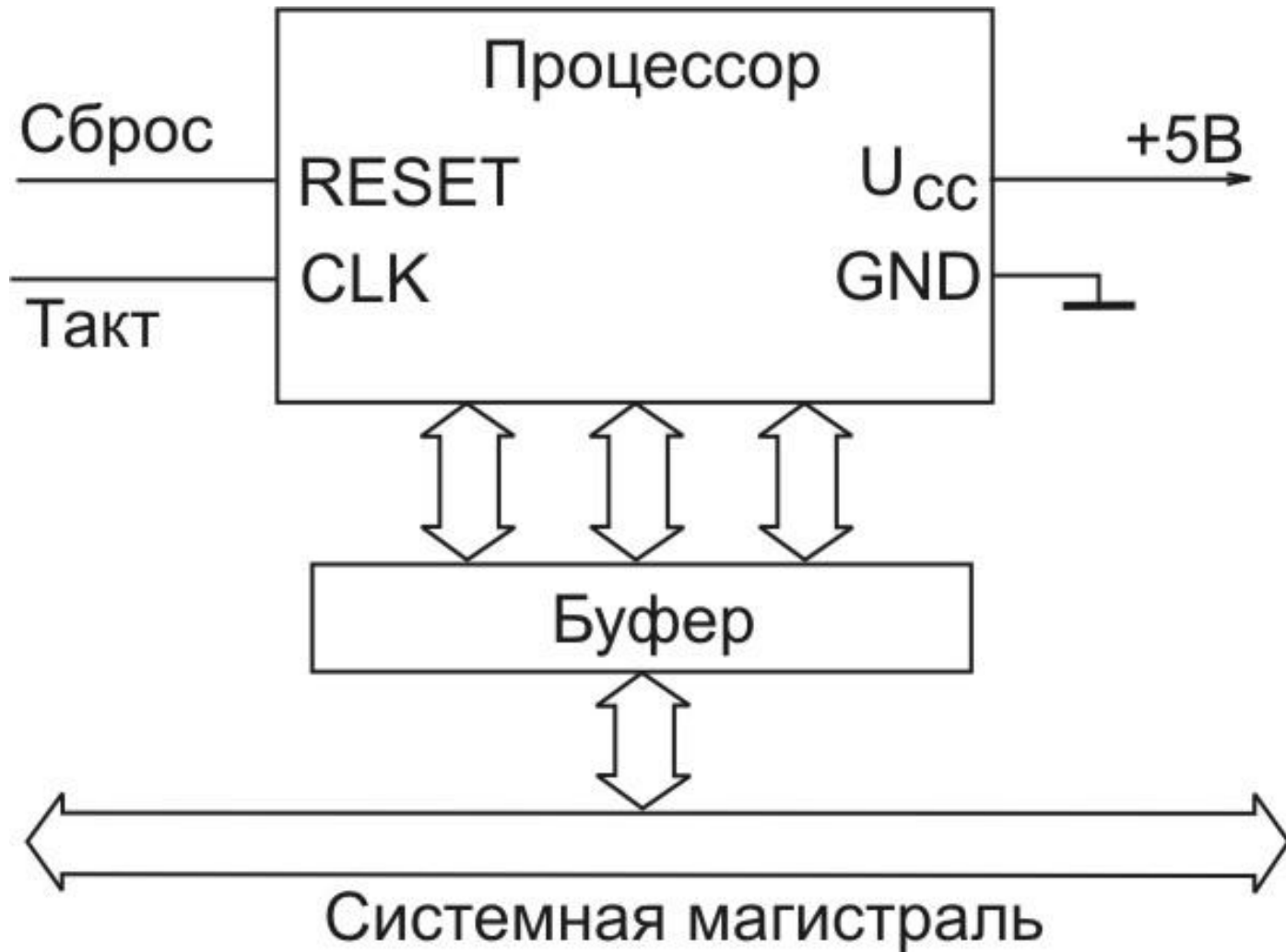
Лекция 5

Обмен информацией в микропроцессорной системе

кандидат технических наук, доцент

Новиков Юрий Витальевич

Схема включения процессора



Методы ускорения работы процессора

- Повышение тактовой частоты — совершенствование технологии;
- Уменьшение времени выполнения одной команды;
- Оптимизация системы команд — уменьшение количества команд и добавление сложных команд (например, мультимедийных);
- Распараллеливание выполнения команд: два и более арифметическо-логических устройств (АЛУ);
- Распараллеливание процессов выборки команд и их выполнения:
 - Конвейер команд (быстрая FIFO- память);
 - Кэш-память.

Назначение регистров процессора

- **Регистры данных** — временное хранение кодов данных.
- **Регистры адресные** — коды адресов в памяти для работы с массивами информации. Могут работать как реверсивные счётчики с параллельной записью информации. Постинкремент и предекремент.
- **Регистры универсальные** — могут хранить как адрес, так и данные.
- **Регистр состояния процессора (PSW)** — флаги состояния.
- **Регистр-счётчик команд** — хранит адрес текущей команды, параллельная запись и постинкремент.
- **Регистр-указатель стека** — хранит адрес в специальной зоне памяти — стеке. Постинкремент и предекремент.

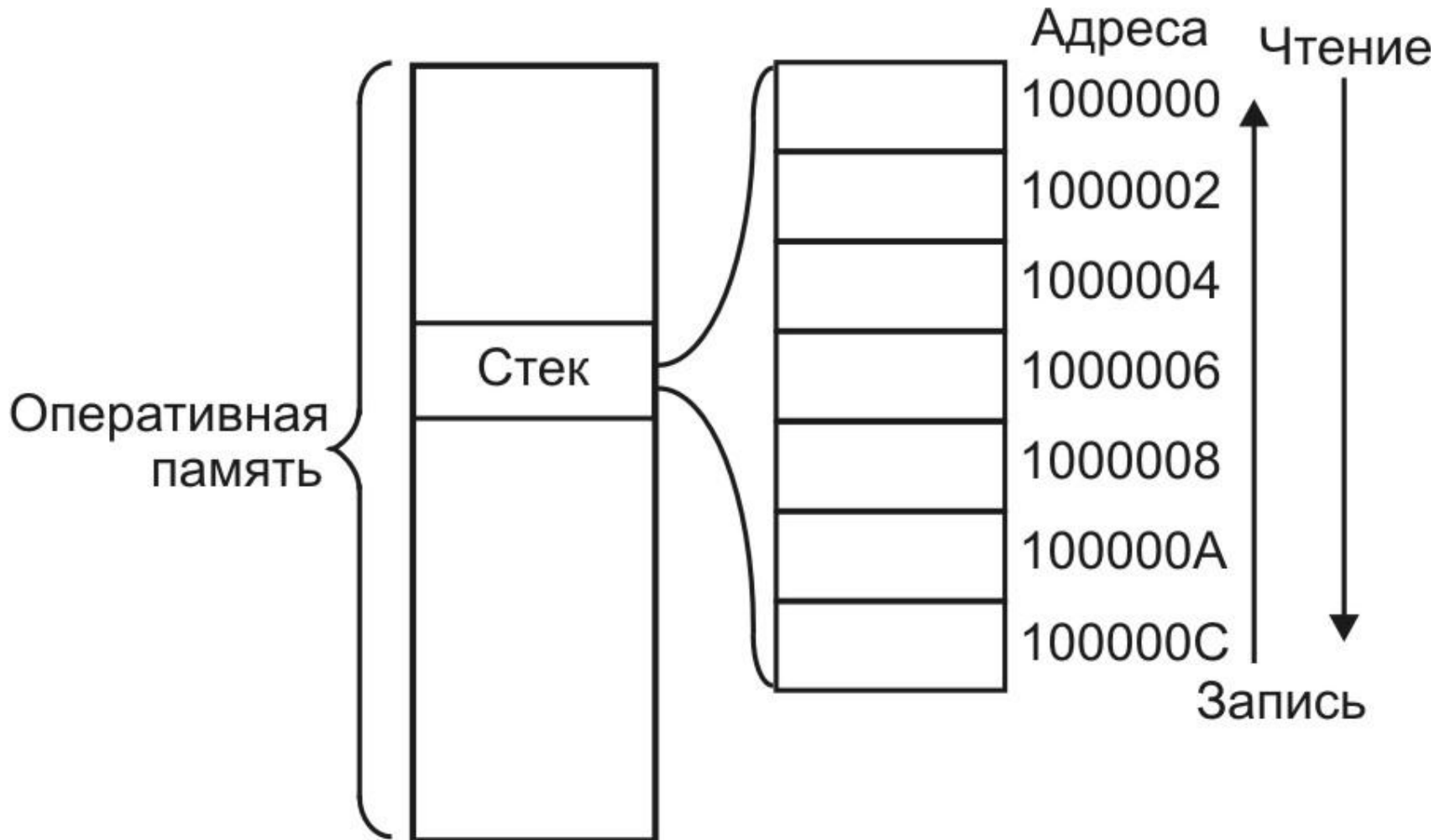
Методы ускорения работы памяти

- Уменьшение внутренних временных задержек в памяти — совершенствование технологии;
- Использование статической оперативной памяти вместо динамической — только в небольших микропроцессорных системах (дороже) ;
- Добавление небольшой быстрой статической памяти к большой медленной динамической — кэш-память;
- Использование копии содержимого постоянной памяти в оперативной памяти;
- Оптимизация структуры модулей памяти и способов обмена с модулями памяти.

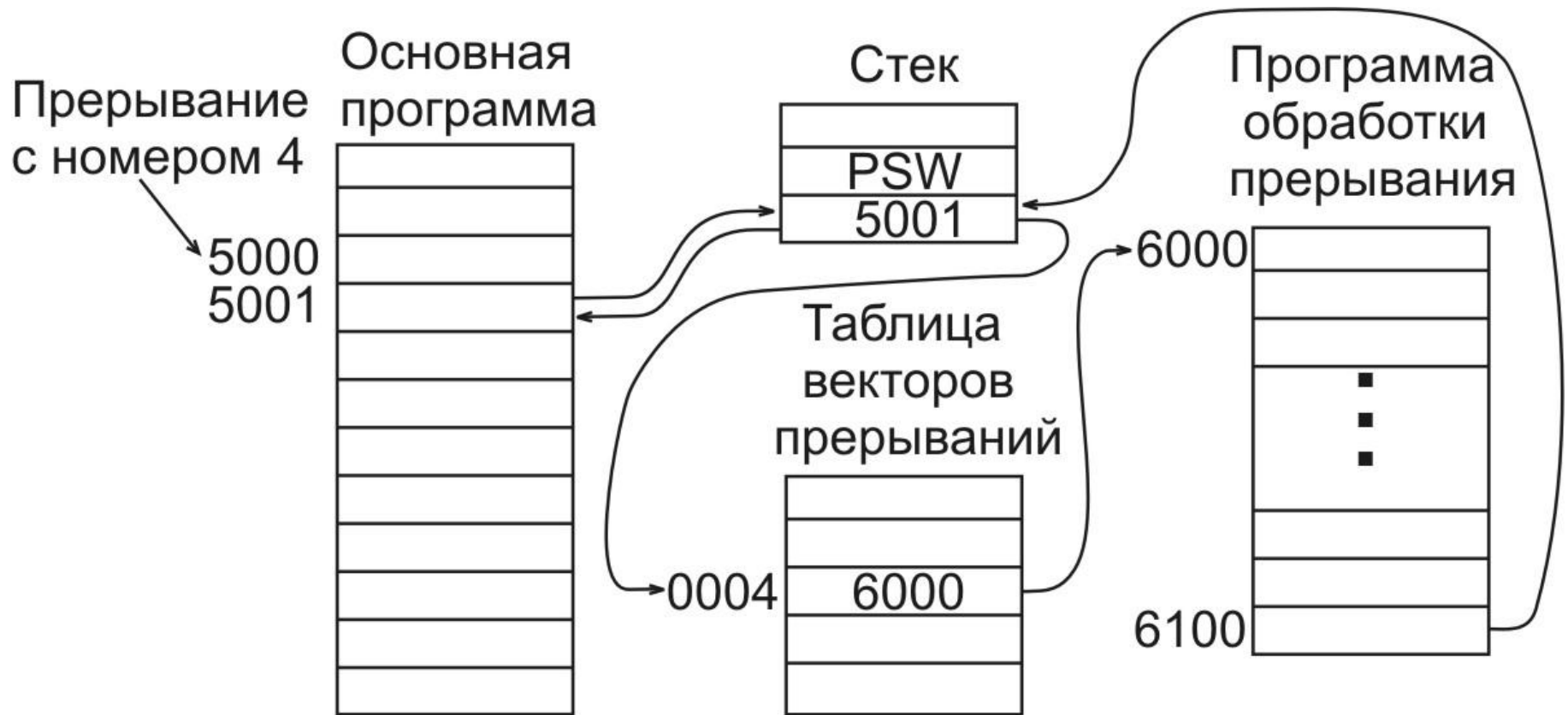
Особые области памяти микропроцессорной системы

- **Память программы начального запуска (ROM)** — содержит программу, которая выполняется при включении питания или при подаче сигнала сброса;
- **Память для стека или стек** — используется для временного хранения данных в режиме LIFO. Необходима при обслуживании прерываний и при работе подпрограмм.
- **Память с таблицей векторов прерываний** — содержит список начальных адресов программ обработки прерываний.
- **Память устройств ввода/вывода (УВВ)** — даёт возможность процессору общаться с внутренней памятью УВВ как со своей собственной.

Принцип работы стека



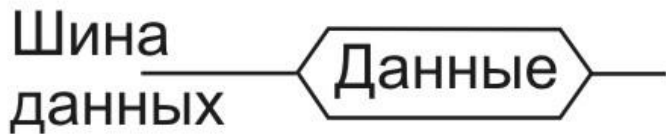
Механизм обработки прерывания



Адресные пространства памяти и устройств ввода/вывода

- Общее (разделённое) адресное пространство памяти и УВВ — часть адресов отводится под память, часть под УВВ. Общие стробы обмена. Процессор может обращаться к памяти и УВВ совершенно одинаково, используя те же команды — удобно. Но уменьшается адресное пространство памяти, сложнее ПДП (медленнее).
- Отдельные адресные пространства для памяти и УВВ. Разные стробы обмена для УВВ и для памяти. Специальные команды обмена с УВВ (ввод и вывод), отличные от команд обмена с памятью. Не уменьшается адресное пространство памяти, проще организовать ПДП (быстрее).

Мультиплексирование шин адреса и данных



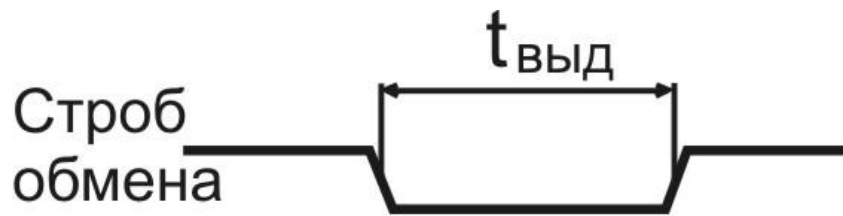
Мультиплексированная шина

Немультиплексированные шины

- Достоинство мультиплексирования — уменьшение количества линий магистрали;
- Недостаток мультиплексирования — снижение скорости обмена по магистрали;
- Возможно частичное мультиплексирование (часть данных — по отдельной шине, часть — по шине адреса/данных)

Синхронный и асинхронный обмен

- Строб записи — определяет момент проведения операции записи. Говорит исполнителю, что он может принять данные от задатчика (процессора).
- Строб чтения — определяет момент проведения операции чтения. Говорит исполнителю, что он может выдать свои данные для задатчика (процессора).



Синхронный обмен



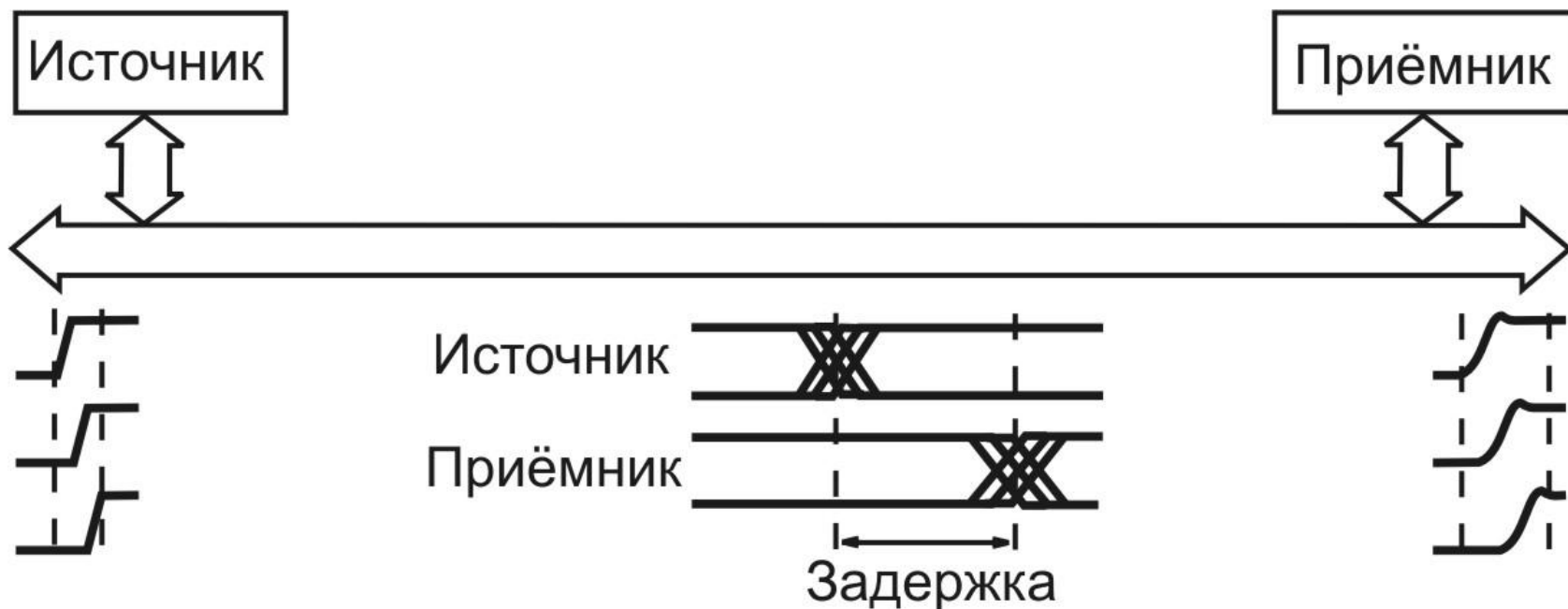
Асинхронный обмен

Сравнение синхронного и асинхронного режима

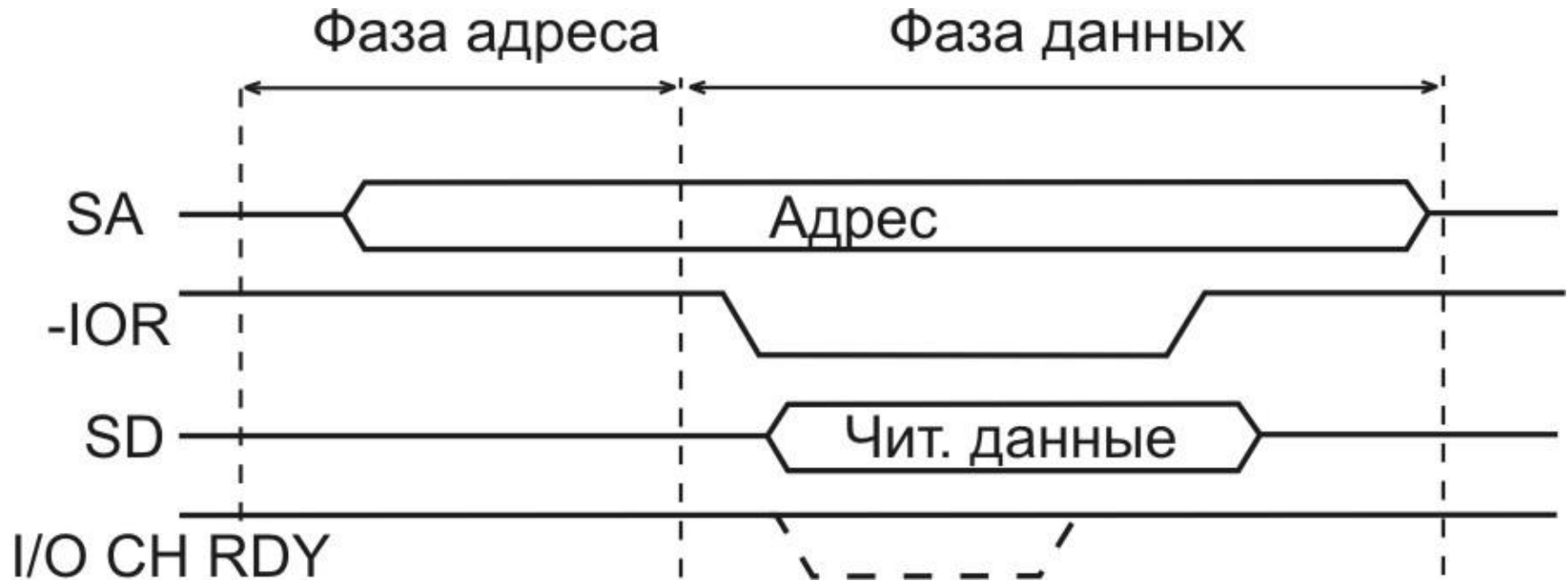
- **Синхронный режим** — более простой (не требует сигнала подтверждения), но не даёт гарантии того, что исполнитель успеет завершить операцию к концу цикла. Циклы обмена всегда одинаковой длительности.
- **Асинхронный режим** — более сложный (требует сигнал подтверждения), но даёт гарантию того, что исполнитель успел завершить операцию к концу цикла. Циклы обмена разной длительности в зависимости от быстродействия исполнителя.
- **Скорость обмена** — при синхронном режиме постоянна, определяется задатчиком. При асинхронном режиме может быть быстрее или медленнее.

Распространение сигналов по шинам

- Задержка распространения и разброс задержек;
- Разброс фронтов на разных линиях шины;
- Отражения сигналов от концов линий, искажения фронтов.



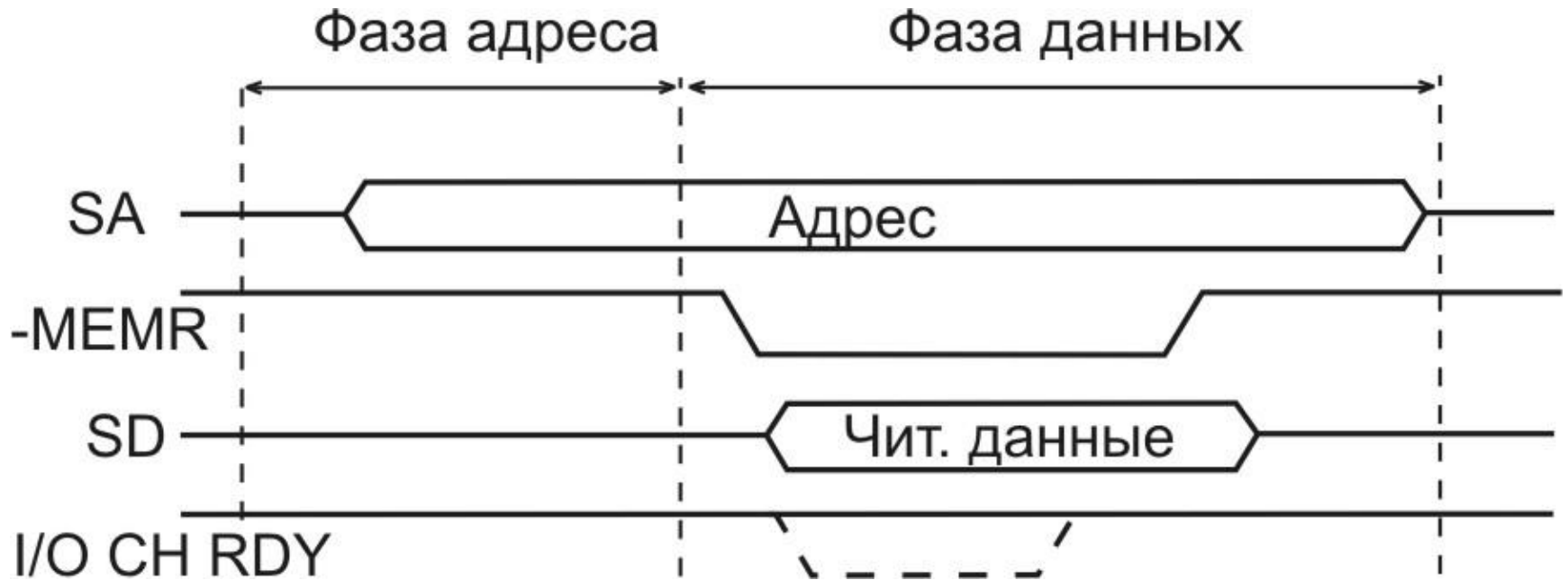
Цикл чтения из устройства ввода/вывода на магистрали ISA



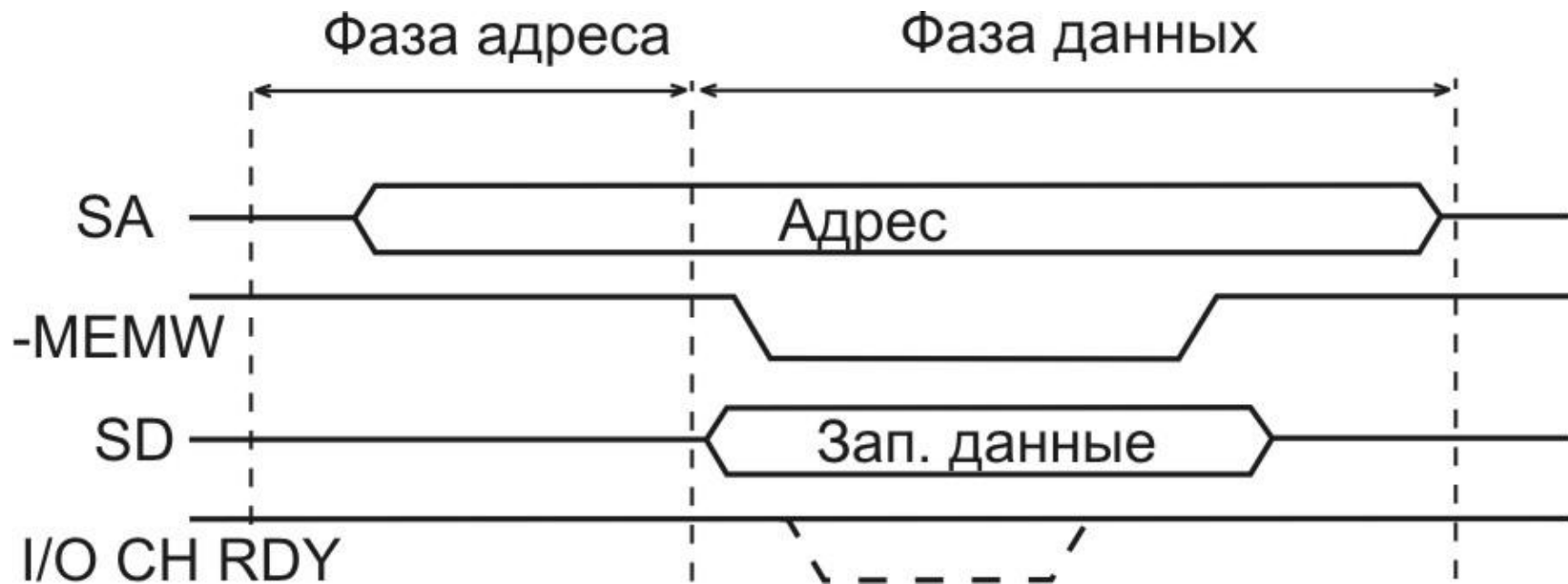
Цикл записи в устройство ввода/вывода на магистрали ISA



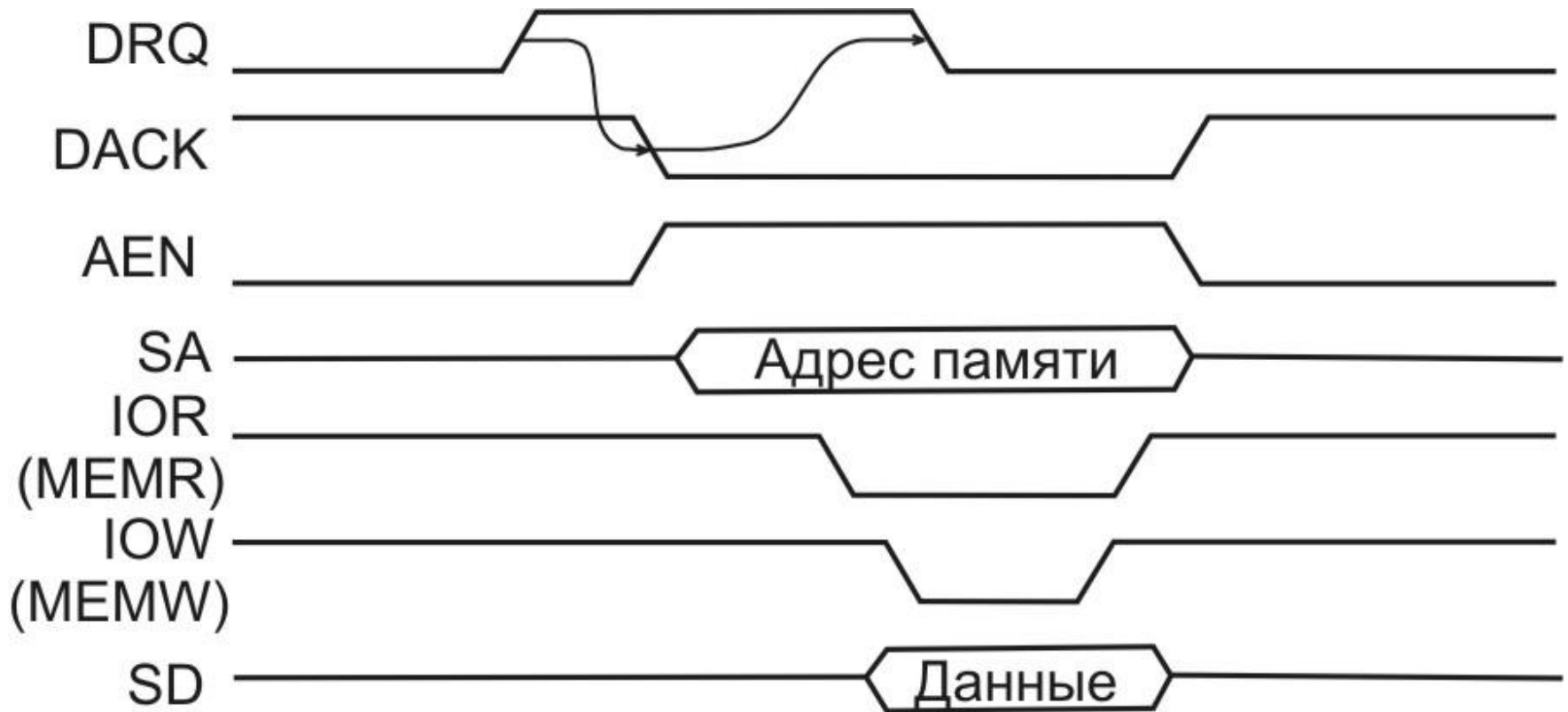
Цикл чтения из памяти на магистрали ISA



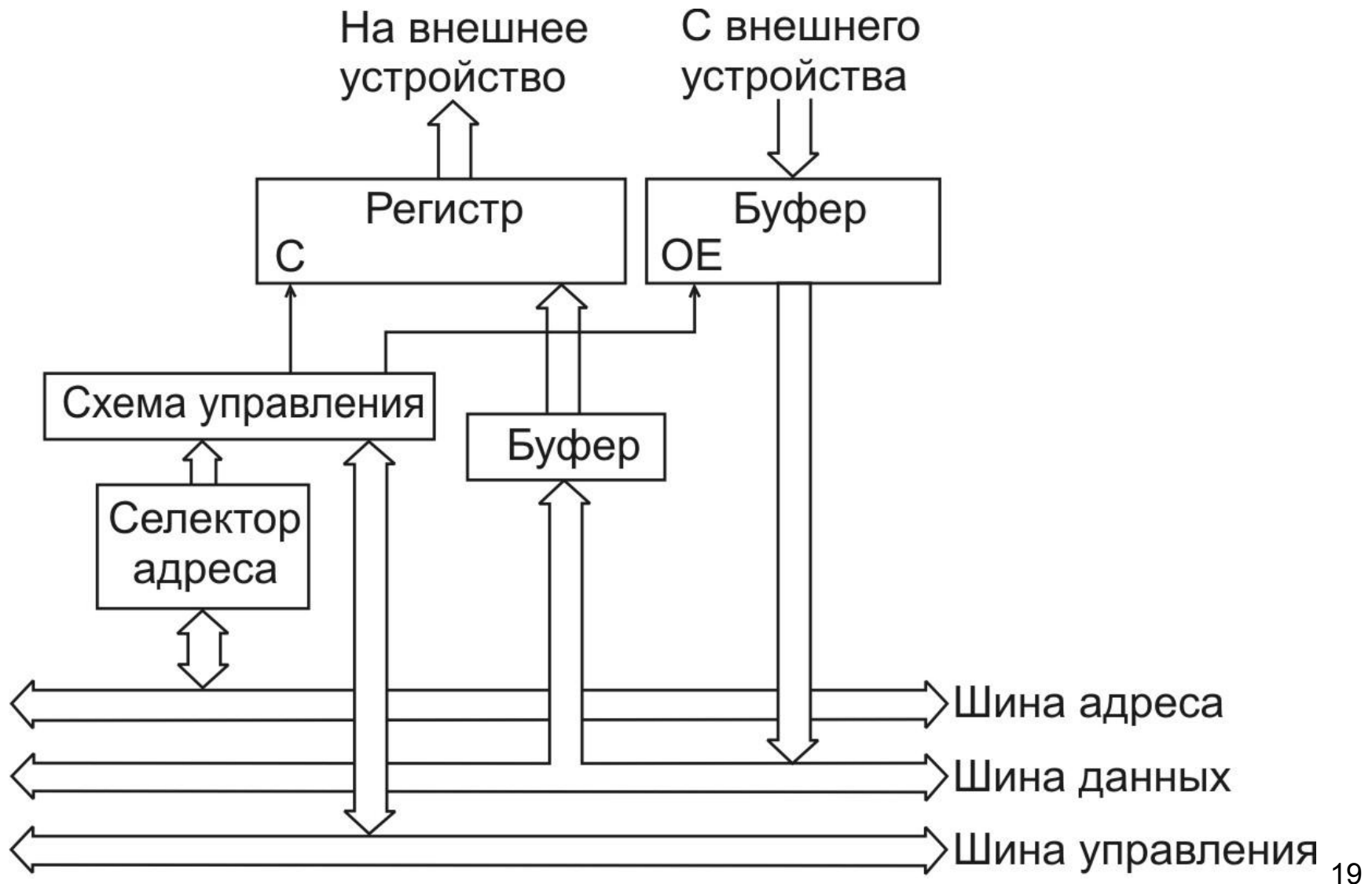
Цикл записи в память на магистрали ISA



Цикл ПДП на магистрали ISA



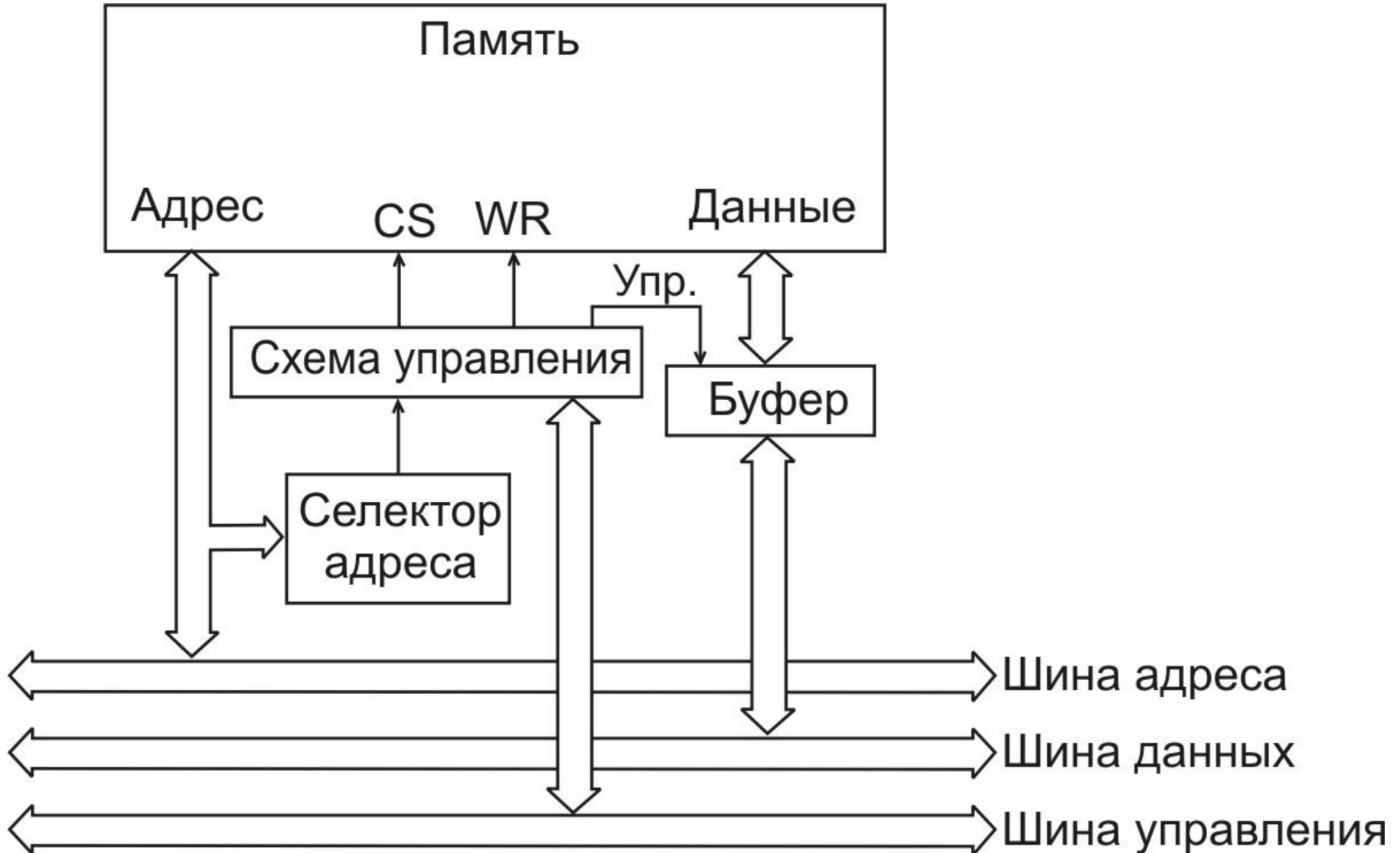
Структура устройства ввода/вывода



Основные типы устройств ввода/вывода

- Устройства интерфейса пользователя (ввод — клавиатура, мышь, джойстик; вывод — дисплей, индикаторы);
- Звуковые устройства (ввод — микрофон, линейный вход; вывод — динамик, линейный выход);
- Устройства долговременного хранения информации (диски) — в простейших системах отсутствуют;
- Таймерные устройства — могут не иметь выхода наружу, но необходимы для контроля времени (часы, интервалы);
- Контроллеры связанных интерфейсов — USB, локальная сеть, Wi-Fi — для связи с удалёнными внешними устройствами и другими микропроцессорными системами.

Структура модуля памяти



Методы повышения скорости обмена по магистрали

- Уменьшение длины линий магистрали — снижение задержек распространения;
- Улучшение фронтов сигналов магистрали — согласование, увеличение токов, снижение паразитных емкостей и т.д.;
- Оптимизация протоколов обмена;
- Оптимизация количества линий и мультиплексирования;
- Применение блочных режимов обмена (на одну адресную фазу — несколько передач данных);
- Использование нескольких магистралей для обмена с разными устройствами: УВВ, память, видеоконтроллер и т.д.