

Структура команд и Режимы адресации

Институт Информационных Технологий

Челябинский Государственный Университет

2011г.

Структура команды

Команда – действие, которое выполняет процессор.

Команда (действие), закодировано в виде последовательности 0 и 1, представленное в виде:

Код операции КОП	Операнд1	Операнд2	...
---------------------	----------	----------	-----

где

КОП – код операции – непосредственно закодированная операция:

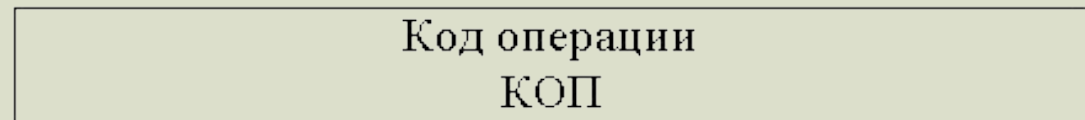
- арифметическая
- условного перехода
- ...

Операнд – данное над которым производится действие.

Структура команды

Классификация команд

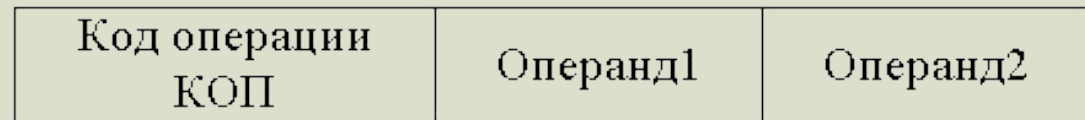
- безоперандные



- однооперандные – команда содержит один операнд.



- двухоперандные – команда содержит 2 операнда.



- многооперандные – команда содержит 3 и более операндов.

Понятие языка ассемблера

Ассемблер – это мнемоническое представление машинных команд

для intel 8086:
MOV AX,[BX]

Язык ассемблера является
машинозависимым и для
каждого типа процессора он
свой и неповторимый

010101000		INC AX
111010100		MOV AX,BX
010101010	→	ADD AX,BX
111010101		
010101010		

язык ассемблера служит для облегчения представления машинных команд

Структура команды

Однооперандные команды

1. Арифметические операции. Инкремент, декремент.

Пример кодирования кода операции для PDP-11:

INC	0000101010
DEC	0000101011

Например, для intel8086:

INC AX – инкрементирует регистр AX (AX:=AX+1)

2. Сдвиги двоичного кода влево и вправо.

Структура команды

Двухоперандные команды

1. Команды передачи данных
2. Арифметические операции.

Add	ADD	$(DST) \leftarrow (DST) + (SRC).$
Sub	SUB	$(DST) \leftarrow (DST) - (SRC).$
Compare	CMP	Вычисляет $(DST) - (SRC)$, затем модифицирует коды условий.

1. Логические операции

OR	$(DST) \leftarrow (SRC) \vee (DST),$ включающее OR операндов.
AND	$(DST) \leftarrow (SRC) \wedge (DST).$

Структура команды

Безоперандные

1. Команды управления, реализующие нелинейные алгоритмы.
- Команды условного перехода

Команды переходов для PDP-11: (BEQ, BNE, BMI, BR – по условию)

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Код операции								Количество слов, определяющих смещение							

Бит 7 – задает знак смещения.

Команды перехода обеспечивают переход назад на расстояние до 128 слов и вперед до 127 слов.

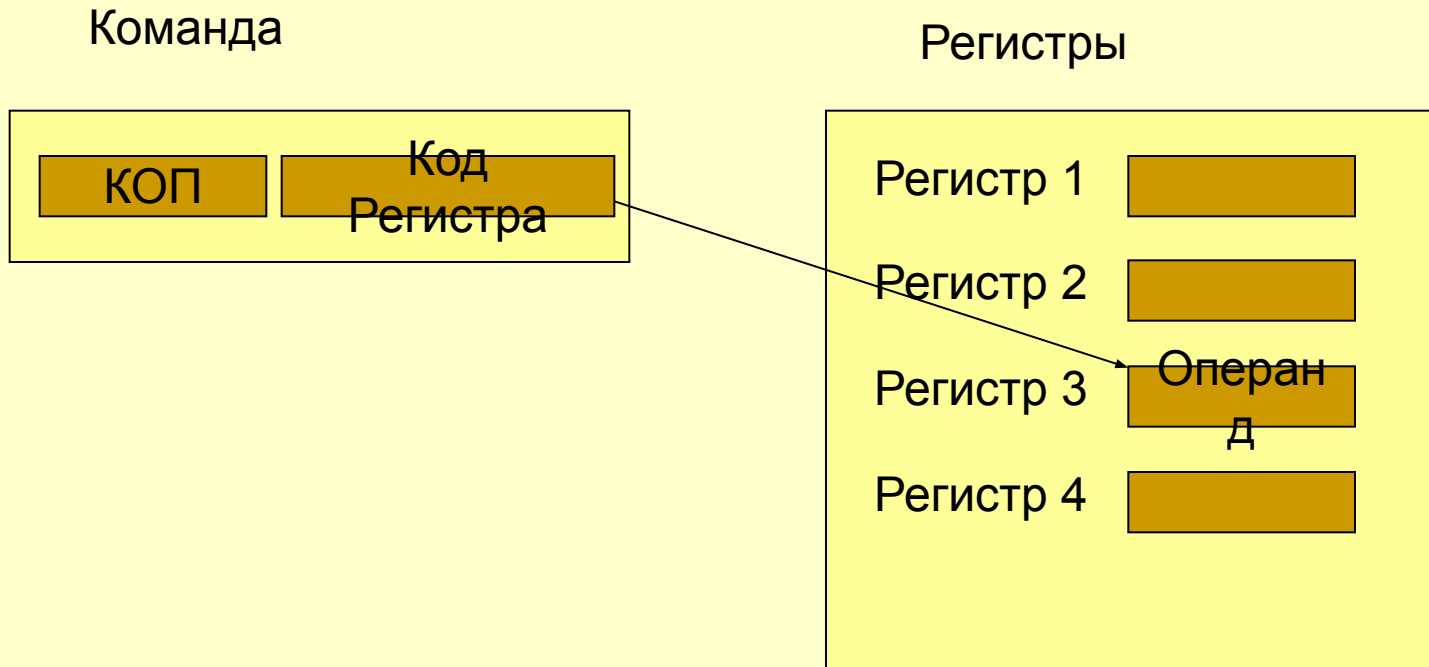
Адресация операндов

Режим адресации (адресация)– способ нахождения операндов

1. регистровая адресация
2. косвенно-регистровая адресация
3. Абсолютная адресация
4. Косвенная
5. Индексная адресация
6. Непосредственная
7. Относительная адресация

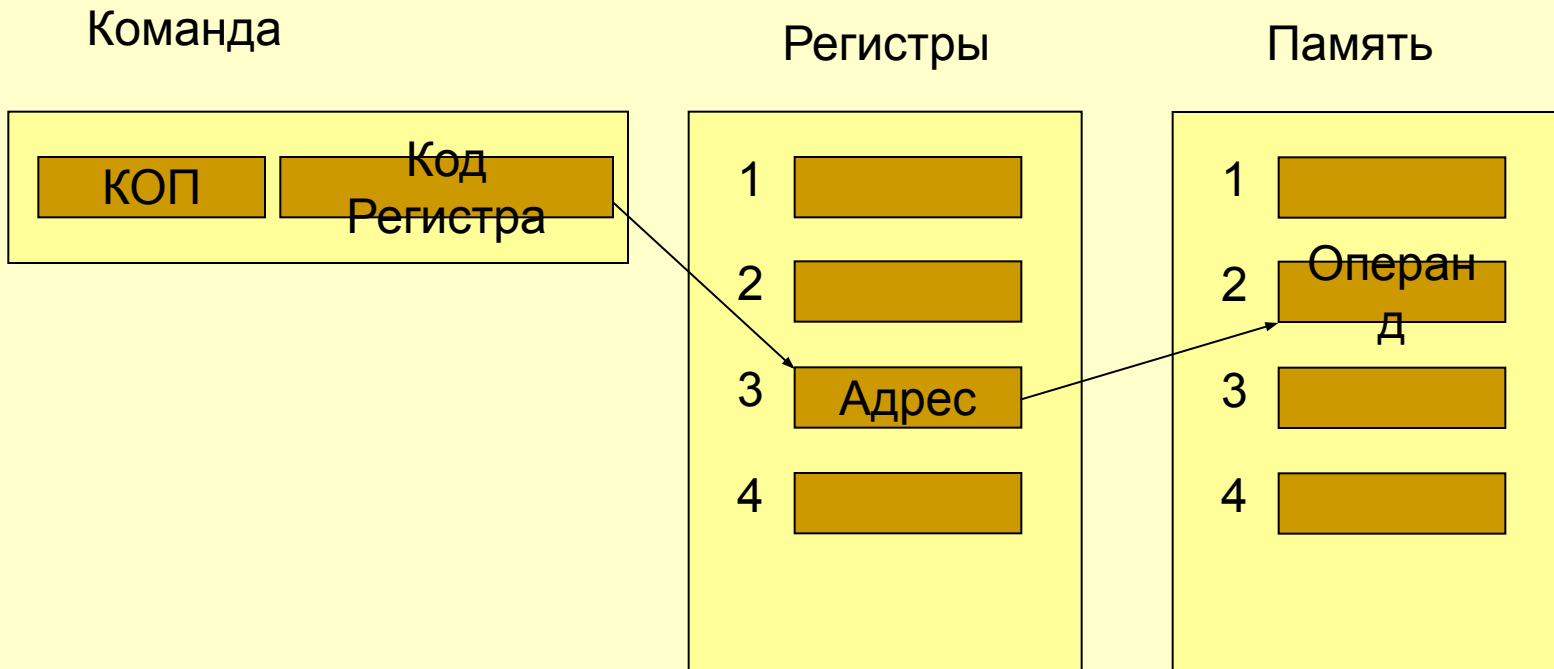
Адресация операндов

1) **регистровая адресация** – операнд (данное) находится в регистре



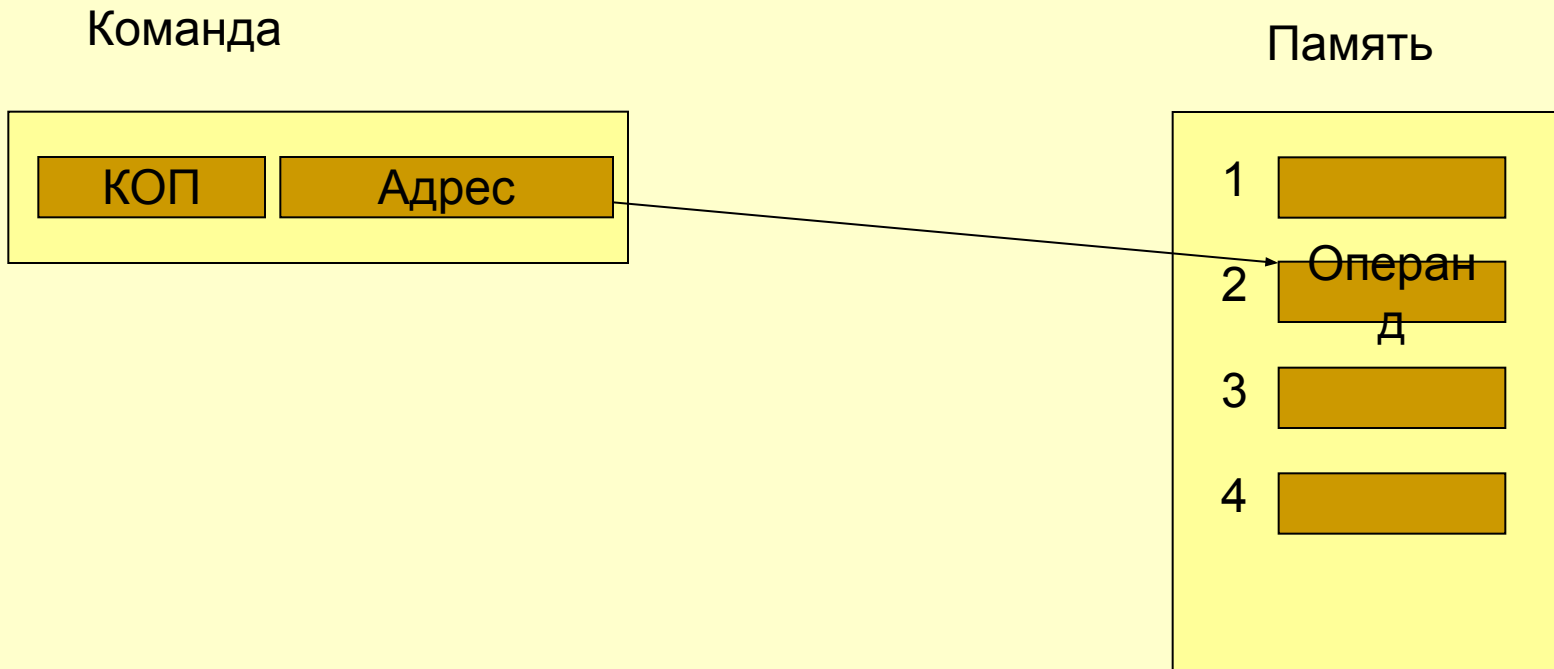
Адресация операндов

2) **косвенно-регистровая адресация** - в регистре находится адрес операнда, а сам операнд находится в оперативной основной памяти



Адресация операндов

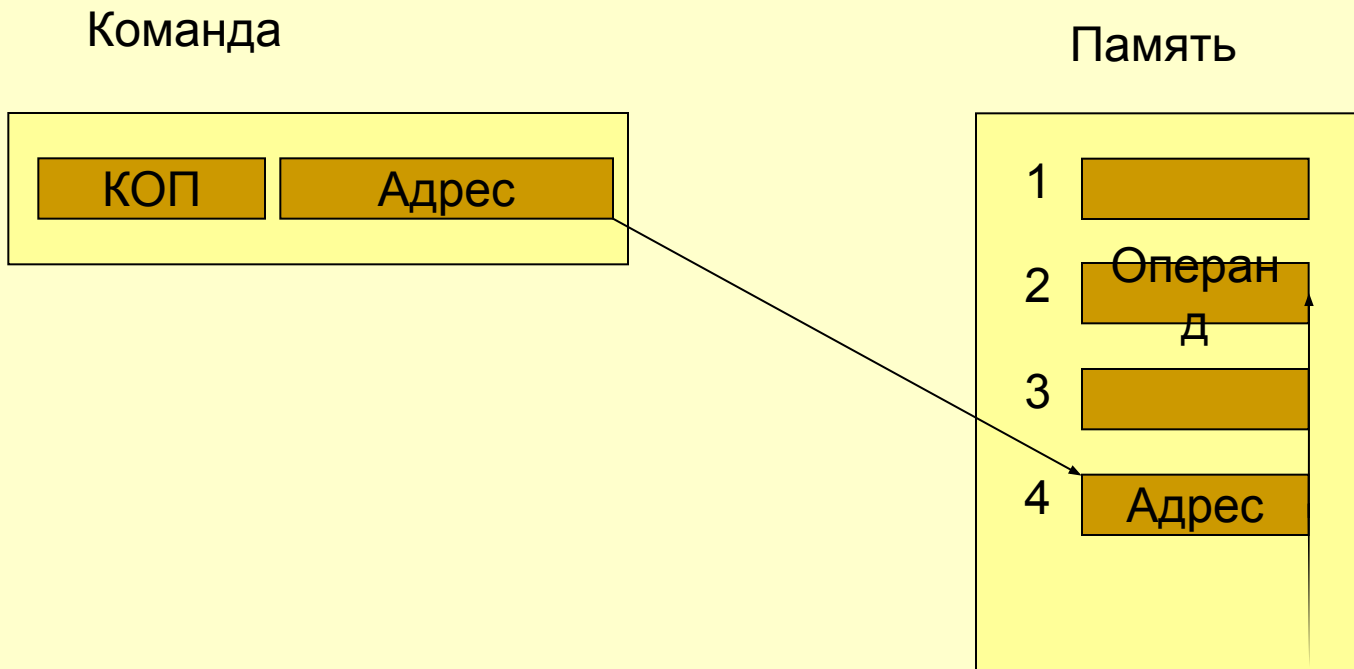
3) Абсолютная адресация



Адресация операндов

4) Косвенная.

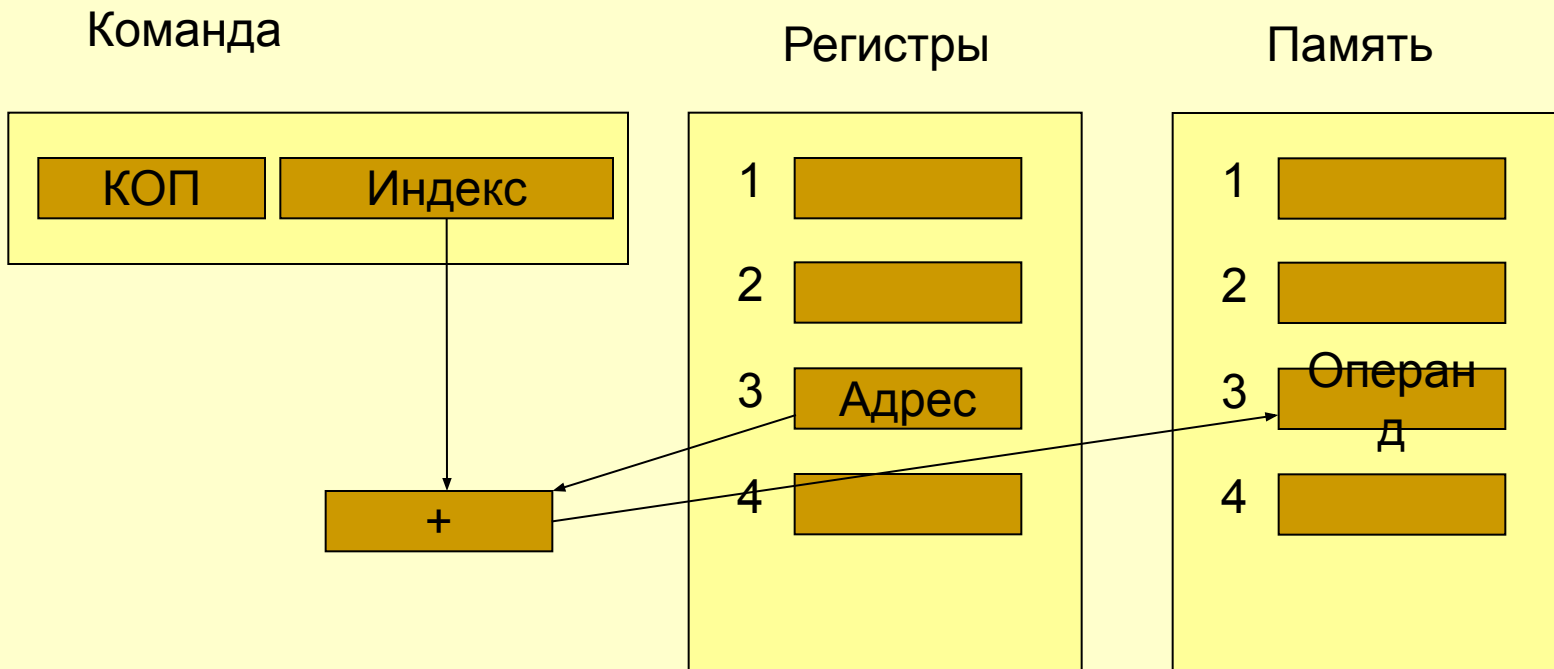
получение операнда не напрямую, а через адрес, который хранится в некоторой ячейке памяти (переменной).



Адресация операндов

5) **Индексная адресация** - В РОН находится адрес и в коде операнда находится индекс.

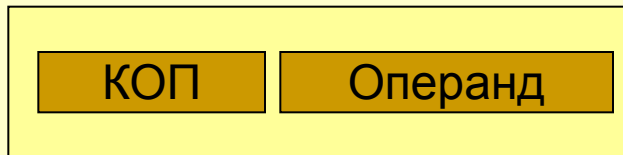
Используется при работе с массивами.



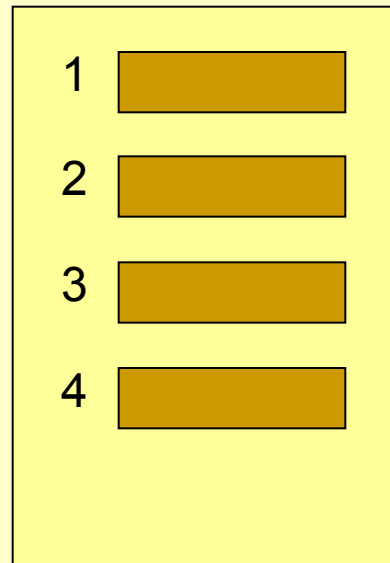
Адресация операндов

б) **Непосредственная** – это когда операнд (данное) находится прямо непосредственно в самой команде.

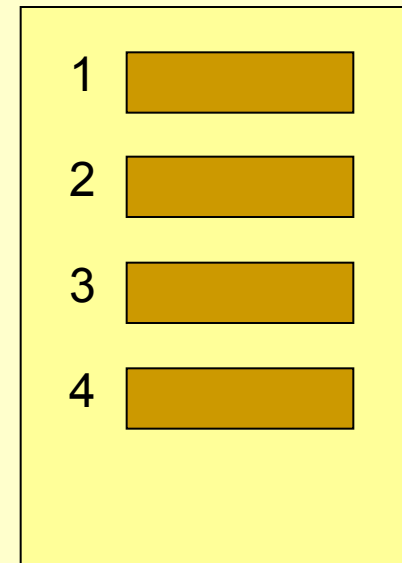
Команда



Регистры

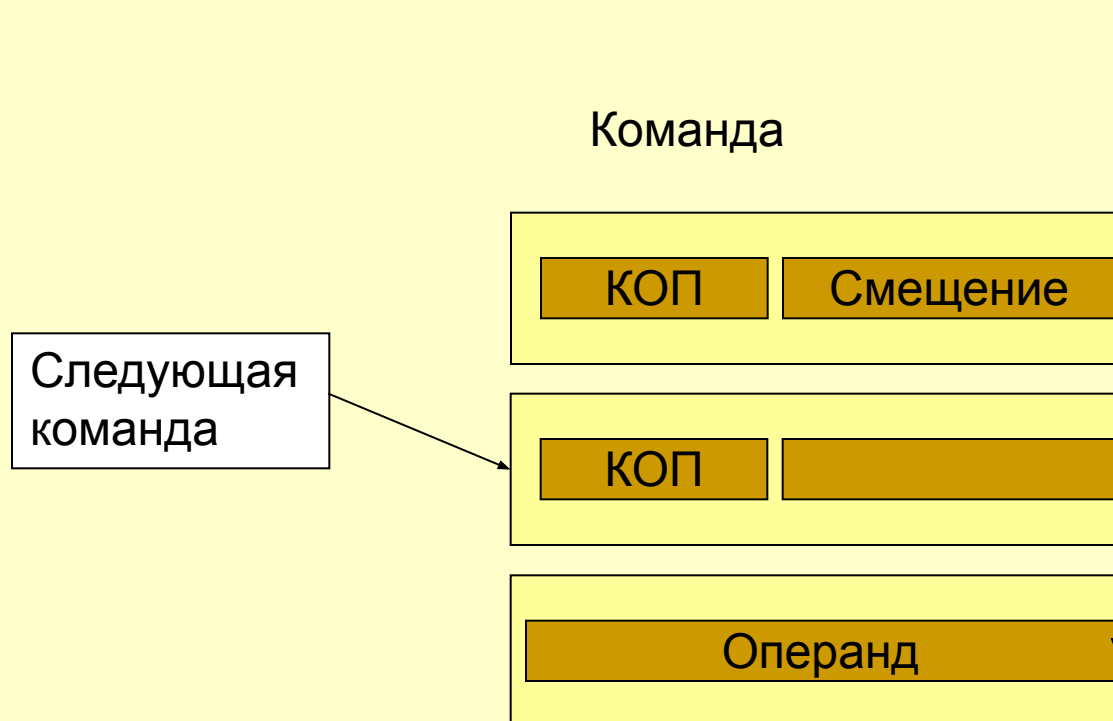


Память



Адресация операндов

7) **Относительная адресация** – это когда адрес операнда задается относительно адреса следующей команды



Режимы адресации

Архитектура PDP-11

PDP-11 — серия 16-разрядных мини-ЭВМ компании DEC, серийно производившихся и продававшихся в 1970—80-х годах.

Простая система команд: можно отдельно запоминать команды, и отдельно — методы доступа к операндам.

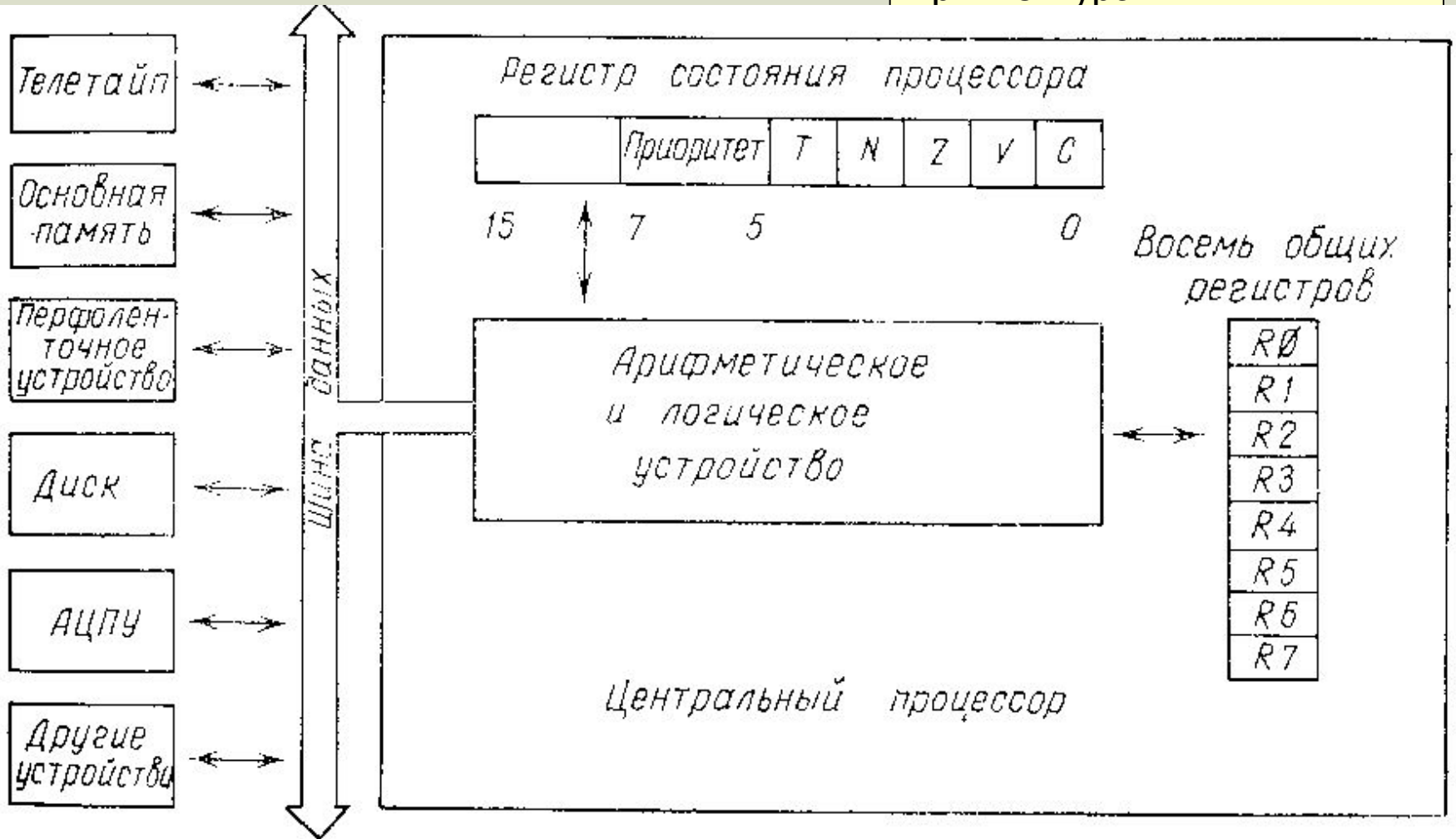
Можно считать, что любой режим адресации будет работать с любой операцией;

Не нужно запоминать список исключений и особых случаев.



Режимы адресации

Архитектура PDP-11



Режимы адресации

Архитектура PDP-11

Регистр состояния процессора (PS):

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	при	ори	тет	T	N	Z	V	C

Z – флаг равенства нулю

N – флаг знака результата

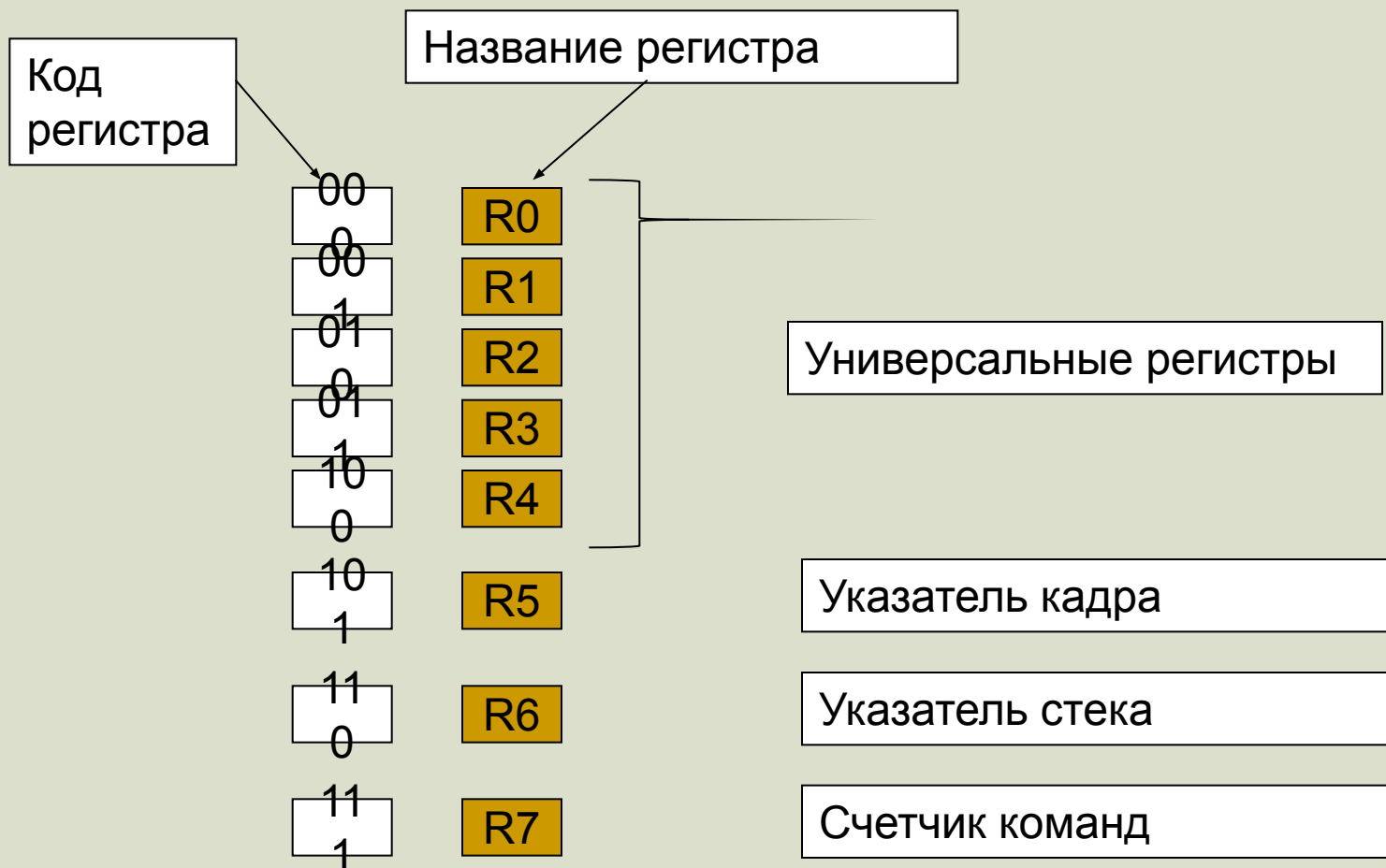
C – флаг переноса старшего разряда

V – флаг переполнения.

T – разряд слежения: Если перед использованием какой-либо команды установлен T, то после ее исполнения происходит внутреннее прерывание.

Режимы адресации

Архитектура PDP-11



Режимы адресации

Архитектура PDP-11

Команды управления:

Все биты определяют код операции, имеющий длину, равную одному слову (16 бит).

- **HALT**(0000000000000000) – прекращение процессорных операций,
- **WAIT**(0000000000000001) – прекращение извлечения команд из памяти,
- **RESET**(0000000000000101) – все устройства на общей шине устанавливаются в исходное состояние

Режимы адресации

Архитектура PDP-11

Однооперандные команды:

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
Код операции										Режим		@	<u>Rn</u>			
										Адрес операнда приемника						

INC	X000101010
DEC	X000101011
NEG	X000101100

Двухоперандные команды :

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Код операции				<u>исп</u>		@	<u>Rn</u>			<u>исп</u>		@	<u>Rn</u>		
				Режим			Режим								
				Адрес операнда источника						Адрес операнда приемника					

MOV	X001
------------	------

Режимы адресации

Архитектура PDP-11

Режимы адресации

5	4	3	2	1	0
<u>исп</u>		@	<u>Rn</u>		
Режим					
Адрес операнда приемника					

Rn – специфицирует регистр.

@ - специфицирует прямая или косвенная адресация (1 – косвенная, 0 - прямая)

Режим[5:3] – специфицирует, как будет использоваться регистр:

0 – регистровая адресация
2 – автоинкрементная адресация
4 – автодекрементная адресация
6 – индексная адресация

1 – регистровый косвенный режим
3 – автоинкрементный косвенный режим
5 – автодекрементный косвенный режим
7 – индексный косвенный режим

Режимы адресации

Архитектура PDP-11

Операнд в регистре R1

0	0	0	0	0	1
5	4	3	2	1	0
<u>исп</u>		@	<u>Rn</u>		
Режим					
Адрес операнда приемника					

Операнд по адресу, который указан в регистре R2

0	0	1	0	1	0
5	4	3	2	1	0
<u>исп</u>		@	<u>Rn</u>		
Режим					
Адрес операнда приемника					

Операнд сразу после команды

0	1	1	1	1	1
5	4	3	2	1	0
<u>исп</u>		@	<u>Rn</u>		
Режим					
Адрес операнда приемника					

Режим не имеет смысла

0	0	0	1	1	1
5	4	3	2	1	0
<u>исп</u>		@	<u>Rn</u>		
Режим					
Адрес операнда приемника					