

Учебный курс

Введение в цифровую электронику

Лекция 3

Цифровые устройства с внутренней памятью

кандидат технических наук, доцент

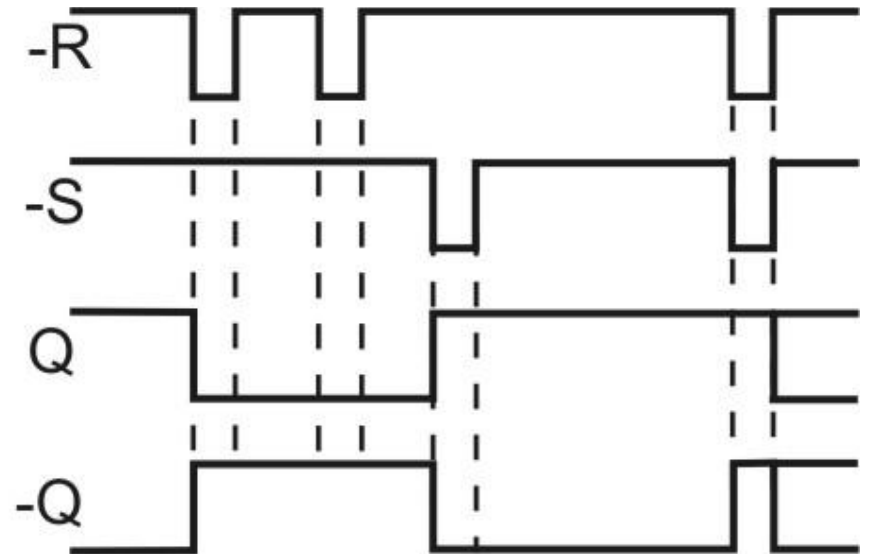
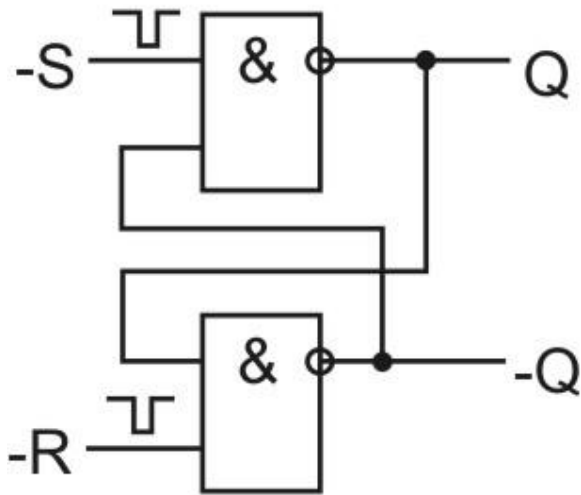
Новиков Юрий Витальевич

Особенности устройств с внутренней памятью

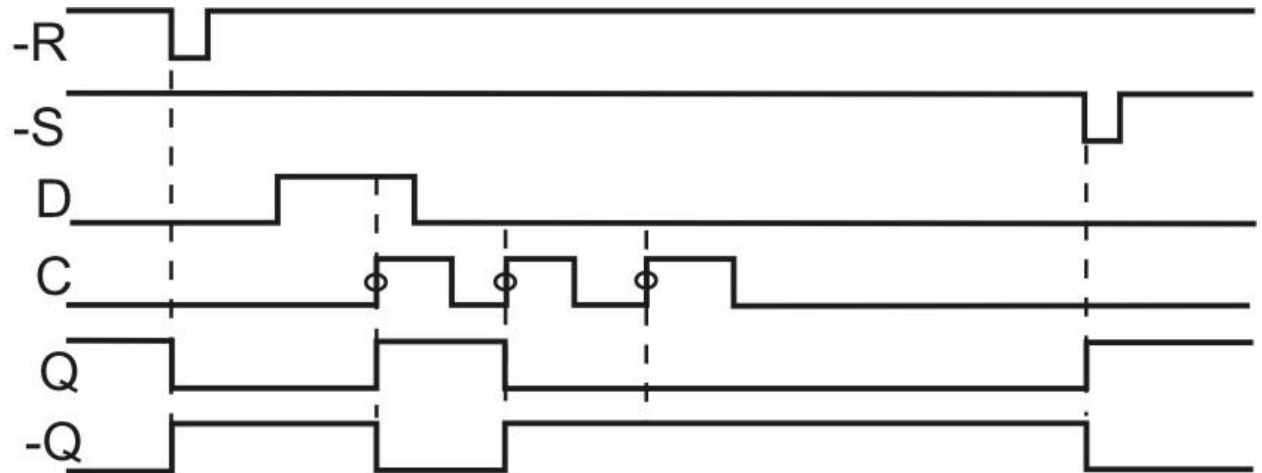
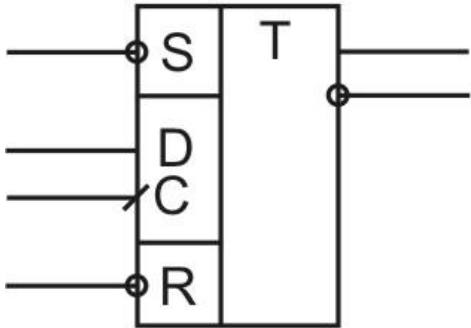
- Строятся на основе логических элементов (НЕ, И, ИЛИ, буферы);
- Состояния выходных сигналов определяются не только текущими входными сигналами, но и предшествующей историей (память);
- Сохраняют информацию во внутренней памяти до тех пор, пока есть питание, при выключении питания информация пропадает;
- При включении питания информация во внутренней памяти не определена (может быть любой);
- Примеры устройств: триггеры, регистры, счётчики, оперативная память (ОЗУ).

Простейший триггер на двух элемента 2И-НЕ

- R – сброс (Reset),
- S – установка (Set),
- Q и -Q – прямой и инверсный выходы триггера.

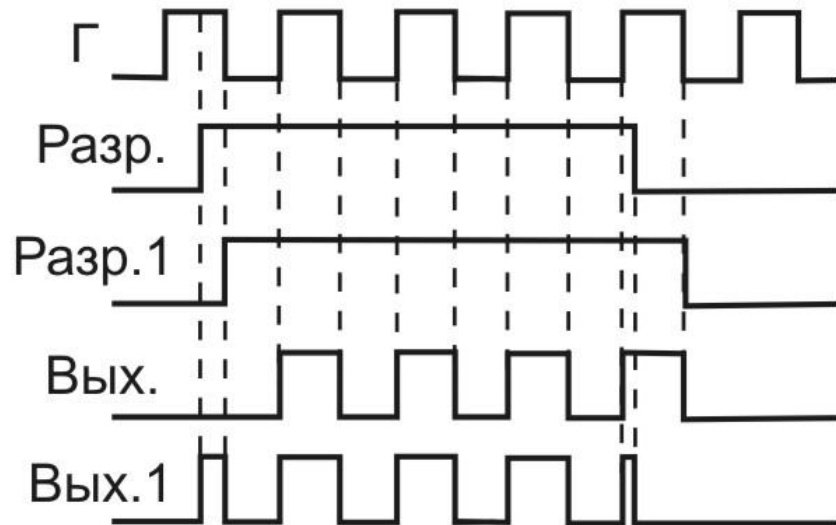
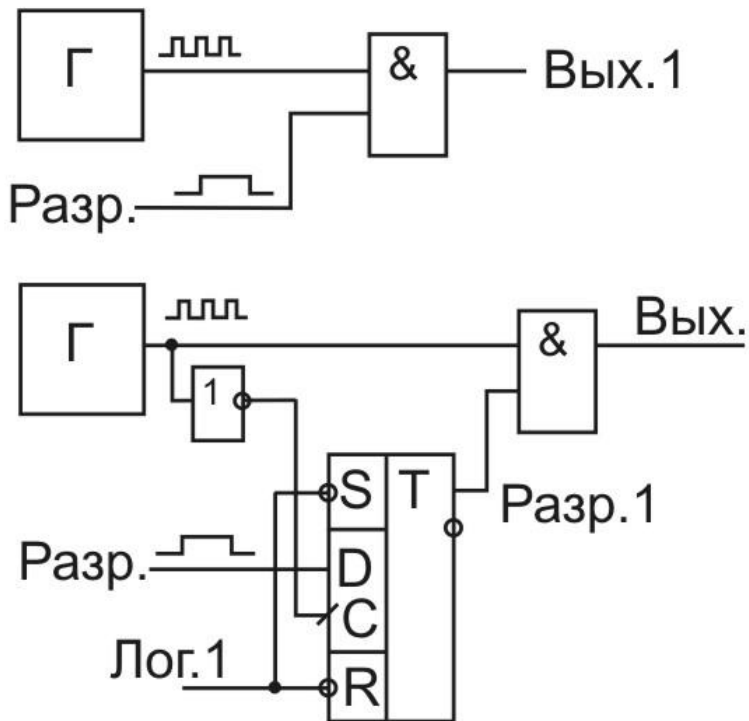
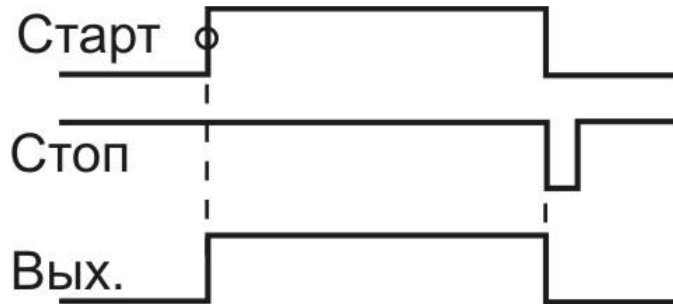
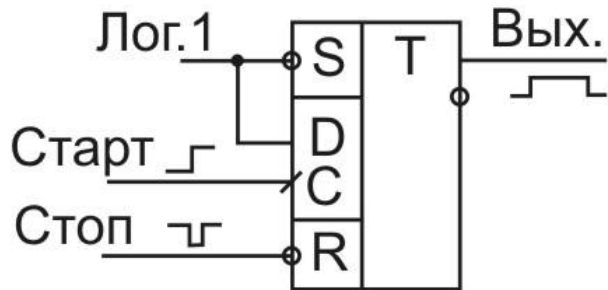


D-триггер



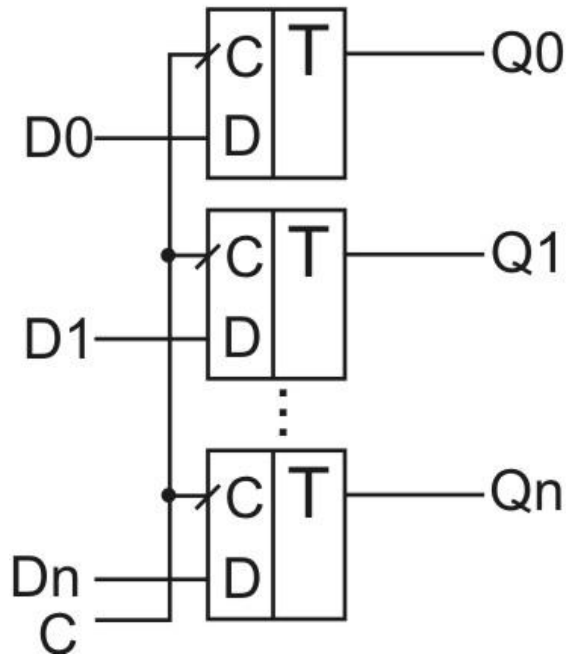
| Входы | | | | Выходы | |
|-------|----|-------|---|---------------|----|
| -S | -R | C | D | Q | -Q |
| 0 | 1 | X | X | 1 | 0 |
| 1 | 0 | X | X | 0 | 1 |
| 0 | 0 | X | X | Не определено | |
| 1 | 1 | 0 □ 1 | 1 | 1 | 0 |
| 1 | 1 | 0 □ 1 | 0 | 0 | 1 |
| 1 | 1 | 0 | X | Не меняется | |
| 1 | 1 | 1 | X | Не меняется | |
| 1 | 1 | 1 □ 0 | X | Не меняется | |

Применение триггера: флаг и синхронизация

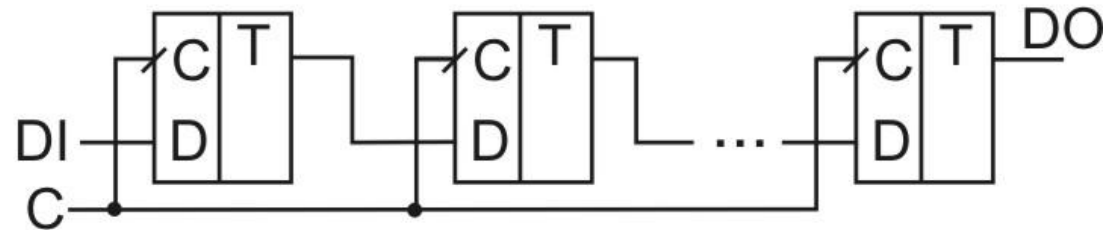


Построение регистров из триггеров

Параллельный регистр



Регистр сдвига (сдвиговый)



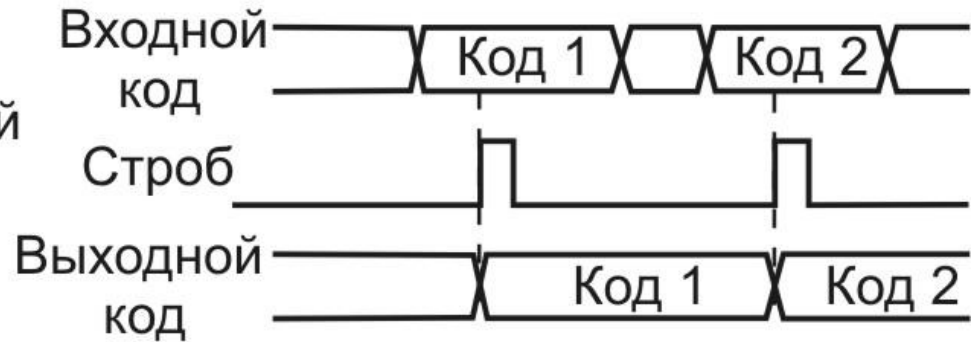
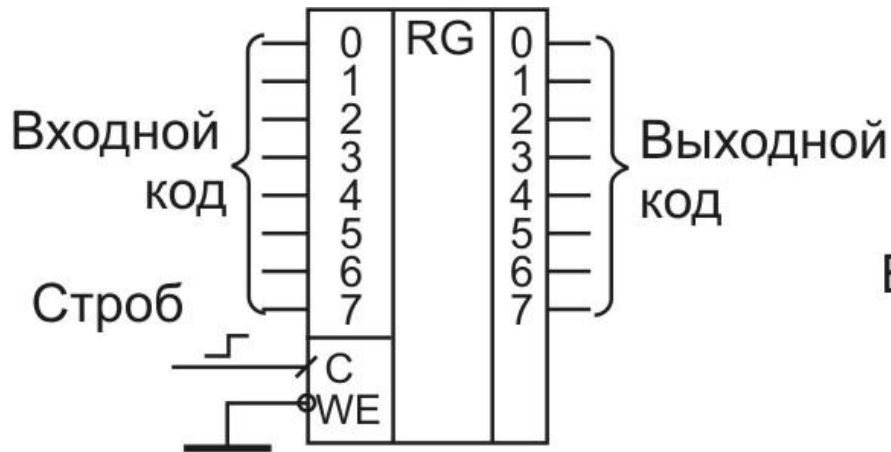
- Параллельный регистр — для хранения кодов.
- Регистр сдвига — для преобразования параллельного кода в последовательный и обратно.

Виды параллельных регистров

- Регистры, срабатывающие по фронту управляющего сигнала (тактируемые регистры). Изменение состояния — по фронту сигнала С. До прихода следующего фронта — хранение.
- Регистры, срабатывающие по уровню управляющего сигнала (регистры-защёлки). Если сигнал С=1, то выходные сигналы повторяют входные. Если сигнал С=0, то запоминание и хранение входных сигналов.

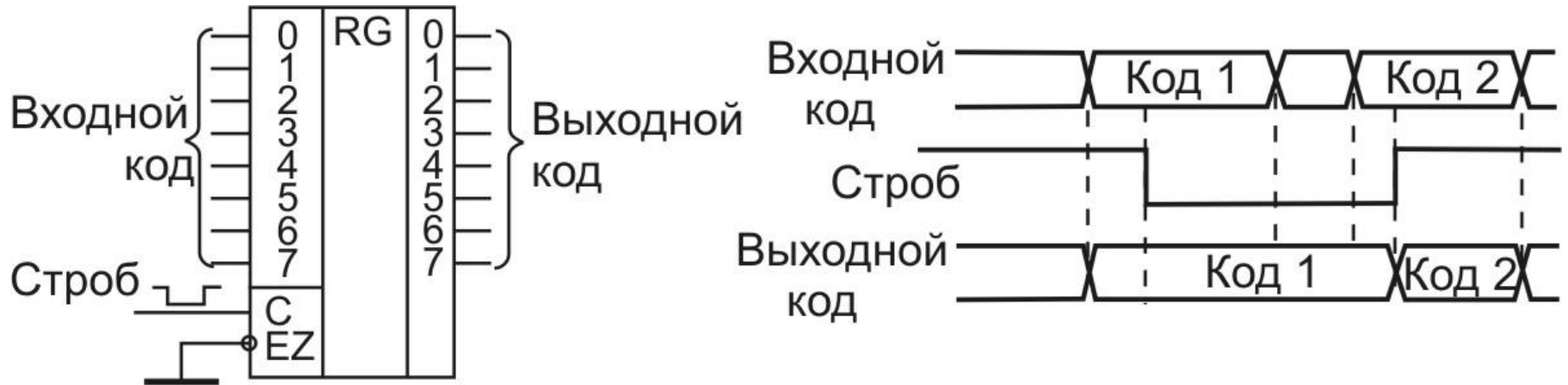


Тактируемый регистр



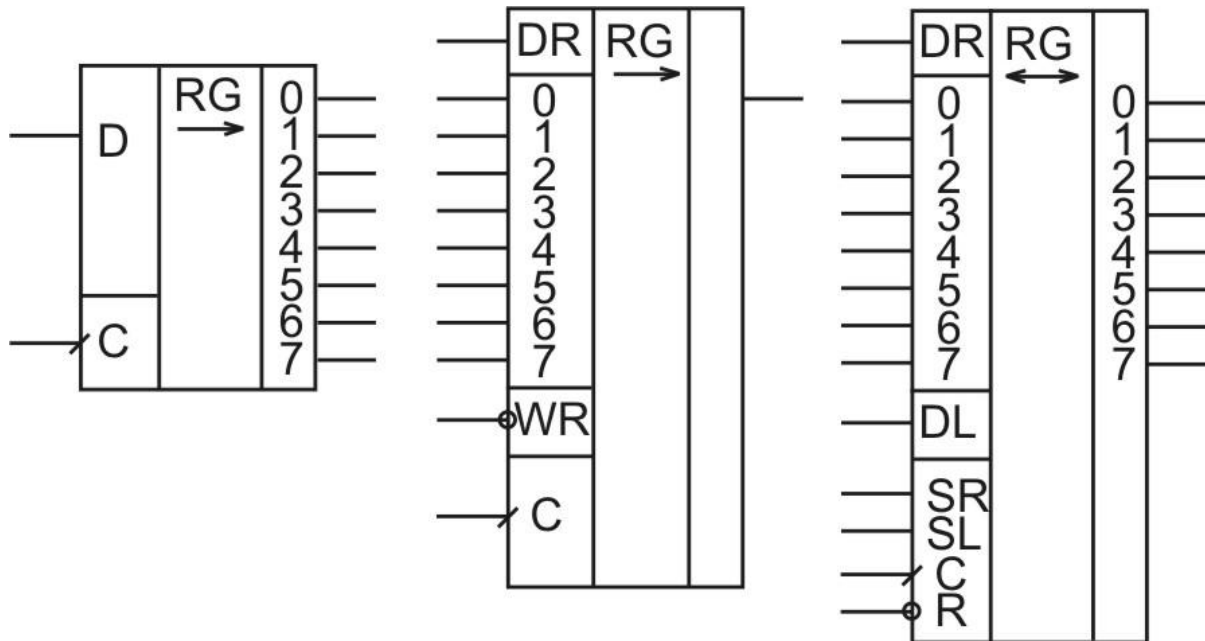
| Входы | | | Выходы |
|-------|-------|---|-------------|
| -WE | C | D | Q |
| 0 | 0 □ 1 | 0 | 0 |
| 0 | 0 □ 1 | 1 | 1 |
| 0 | 0 | X | Не меняется |
| 0 | 1 | X | Не меняется |
| 1 | X | X | Не меняется |

Регистр-защёлка



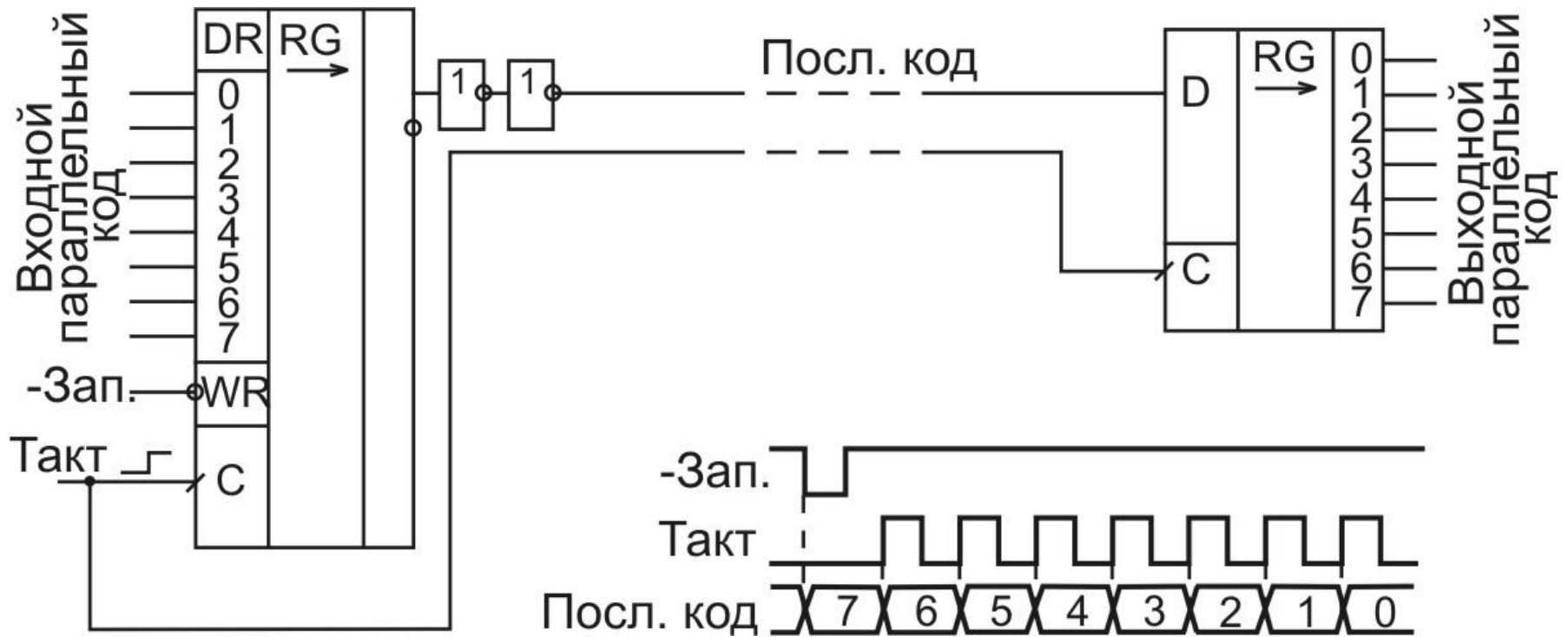
| Входы | | | Выходы |
|-------|---|---|-------------|
| -EZ | C | D | Q |
| 0 | 1 | 1 | 1 |
| 0 | 1 | 0 | 0 |
| 0 | 0 | X | Не меняется |
| 1 | X | X | Z-состояние |

Типы регистров сдвига

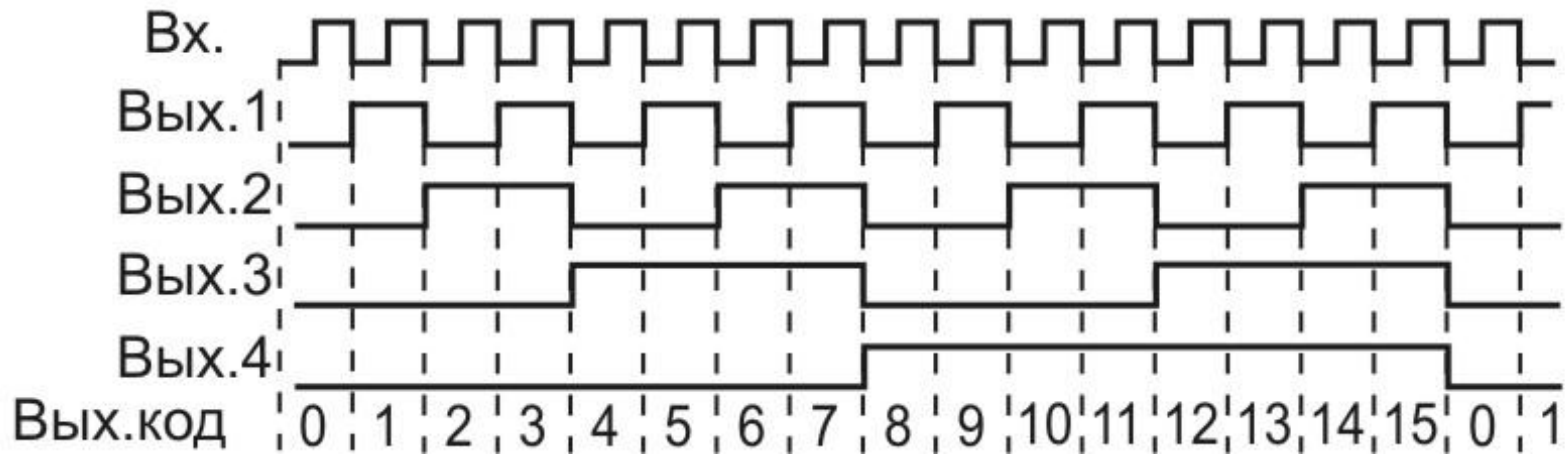
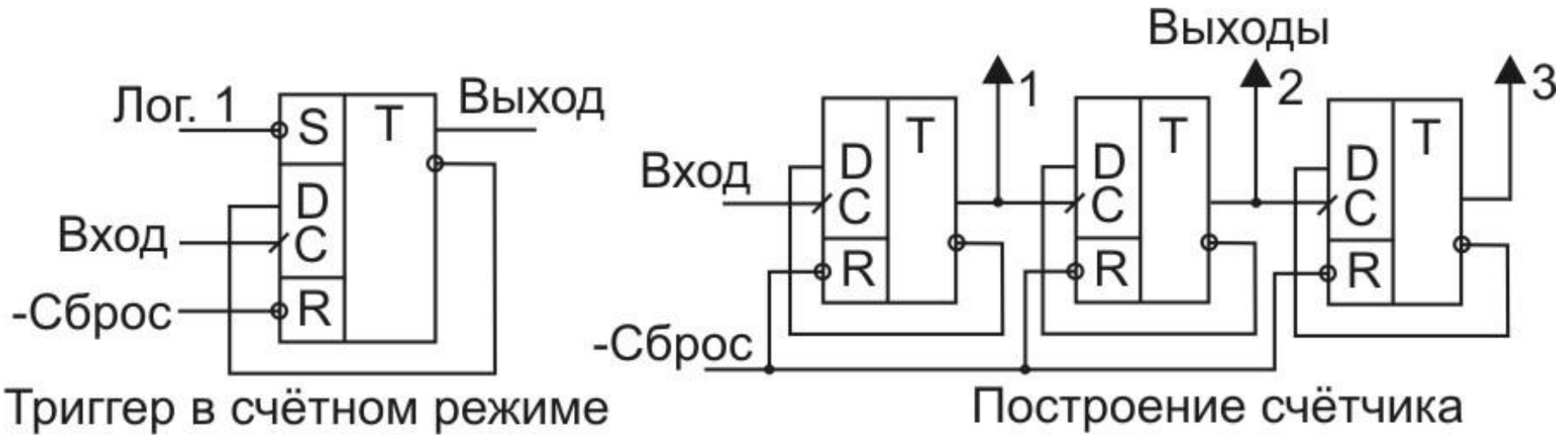


| Входы | | Выходы | | | |
|-------|---|-------------|----|-----|----|
| C | D | Q0 | Q1 | ... | Q7 |
| 0 | X | Не меняется | | | |
| 1 | X | Не меняется | | | |
| 0 □ 1 | 0 | 0 | Q0 | ... | Q6 |
| 0 □ 1 | 1 | 1 | Q0 | ... | Q6 |

Последовательная передача данных



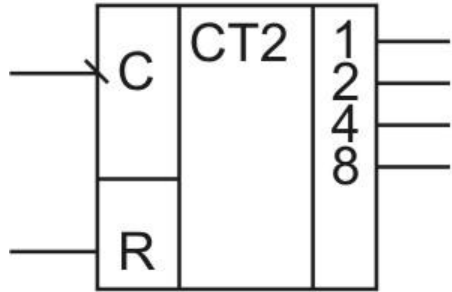
Построение счётчика из триггеров



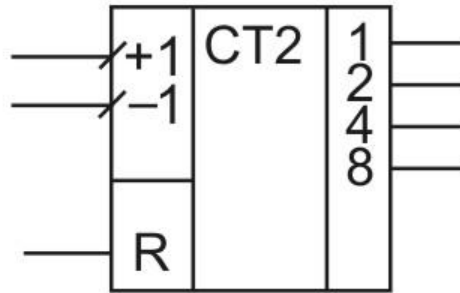
Функции счётчиков

- Счёт входных импульсов;
- Деление частоты входного сигнала;
- Формирование сигналов заданной длительности;
- Формирование последовательностей сигналов;
- Измерение временных интервалов;
- Часы (таймер);
- Синтез (формирование) частоты;
- Измерение частоты входного сигнала;
- Последовательный перебор кодов (например, адресов памяти);
- Последовательный перебор каналов (входных и выходных) — с дешифратором или мультиплексором.

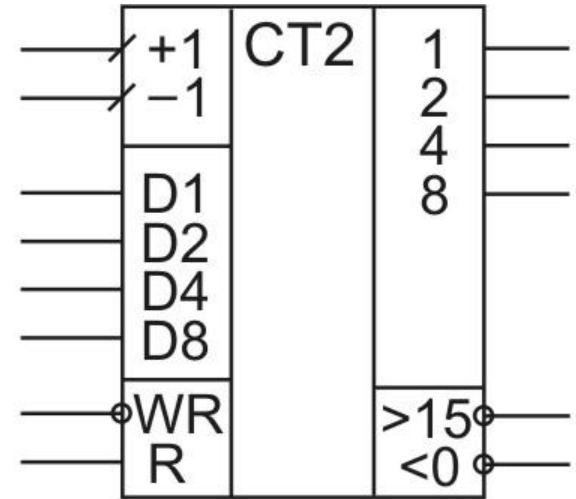
Типы счётчиков



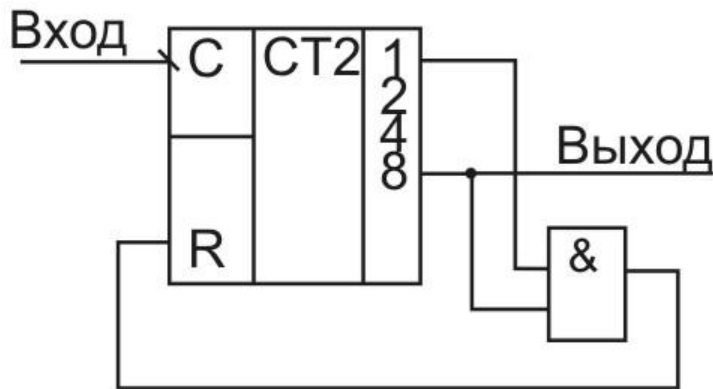
Простой счётчик



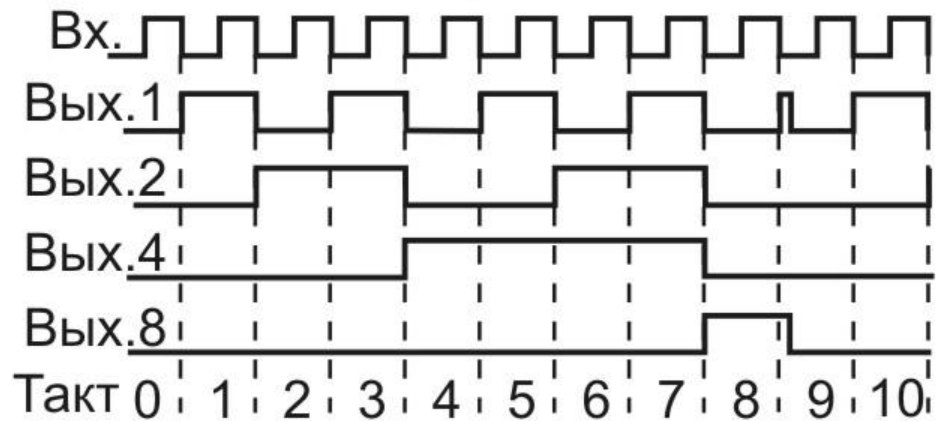
Реверсивный счётчик



Реверсивный счётчик с параллельной записью



Делитель частоты на счётчике и элементе 2И



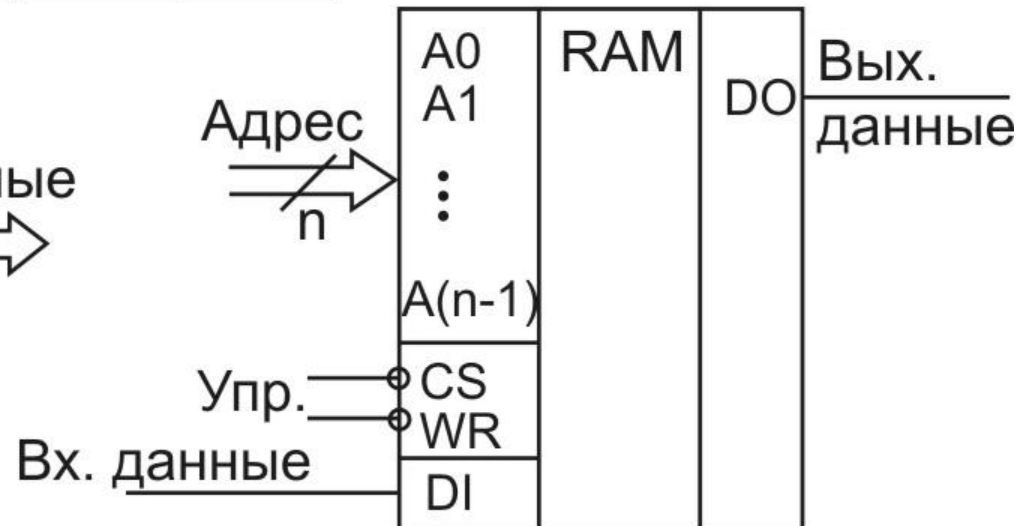
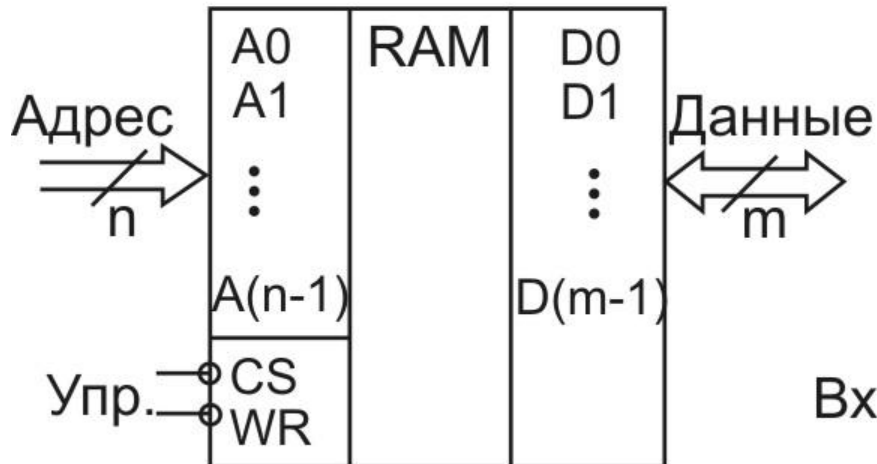
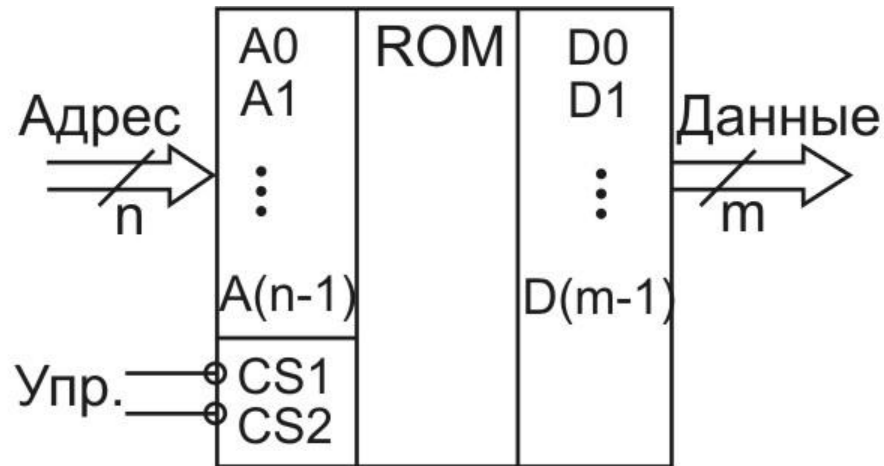
Типы памяти

- Постоянная память (ПЗУ, ROM) — энергонезависимая, хранит записанную информацию постоянно;
- Программируемая постоянная память (ППЗУ, PROM) — информация перезаписывается ограниченное число раз, энергонезависимая.
- Оперативная память (ОЗУ, RAM) — информация перезаписывается неограниченное число раз, хранится при включённом питании:
 - Статическая оперативная память — не требует регенерации для хранения;
 - Динамическая оперативная память — необходима регенерация для хранения.

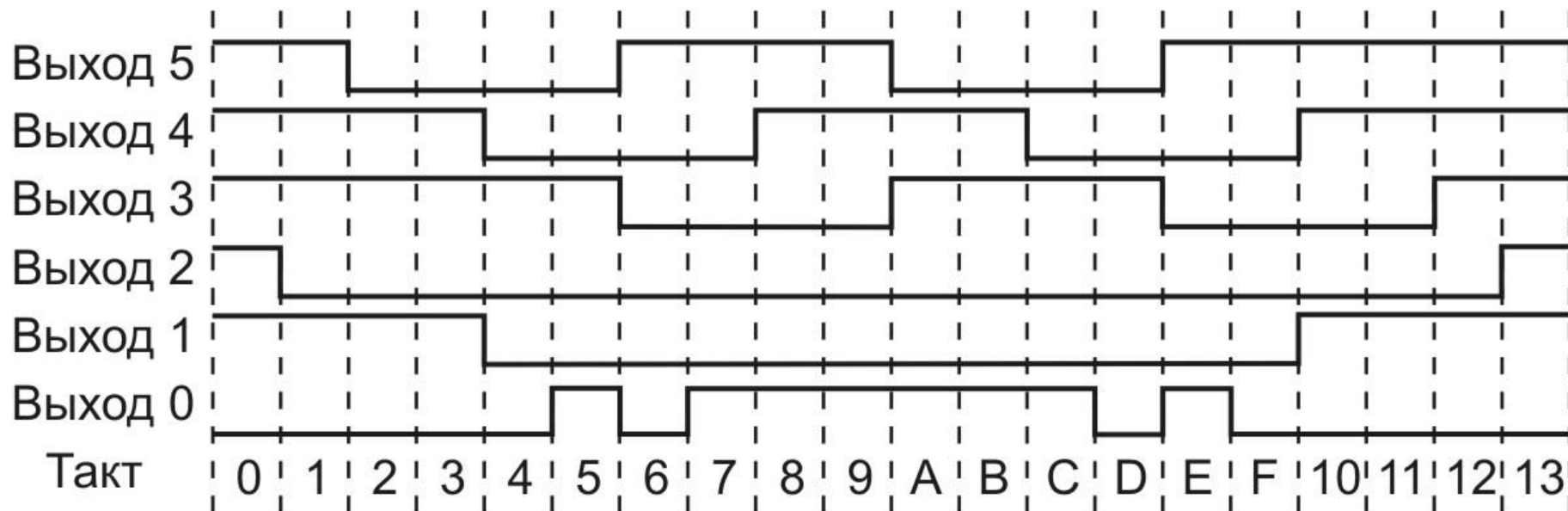
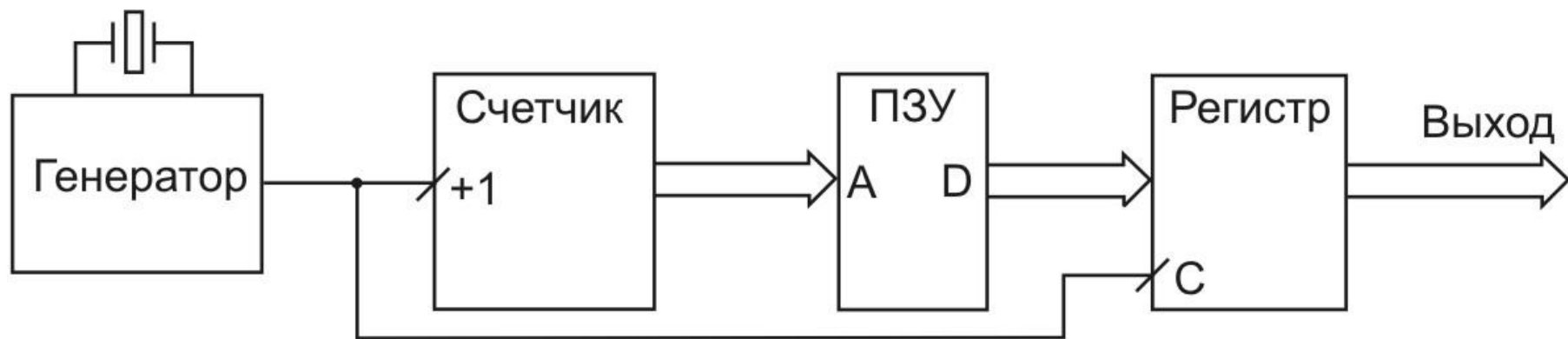
Основные понятия памяти

- **Ячейка памяти** — элемент, хранящий информацию (например, триггер, регистр);
- **Адрес памяти** — код номера ячейки памяти;
- **Разрядность памяти** — разрядность каждой ячейки;
- **Организация памяти** — объём и разрядность памяти: 1К x 16, 16М x 8, 1Г x 1.
- **Запись памяти** — обновление содержимого ячейки памяти, определяемой адресом;
- **Чтение памяти** — вывод содержимого ячейки памяти, определяемой адресом.
- **Регенерация** — необходимое регулярное освежение информации в динамической памяти.

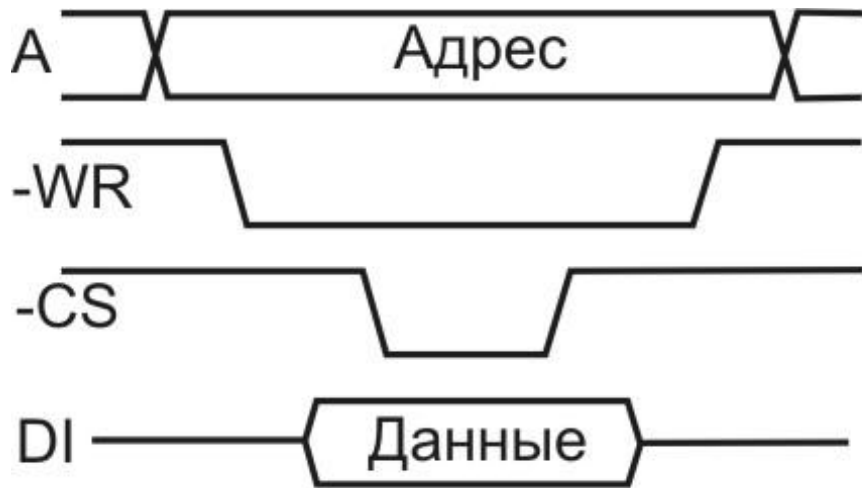
Обозначения памяти



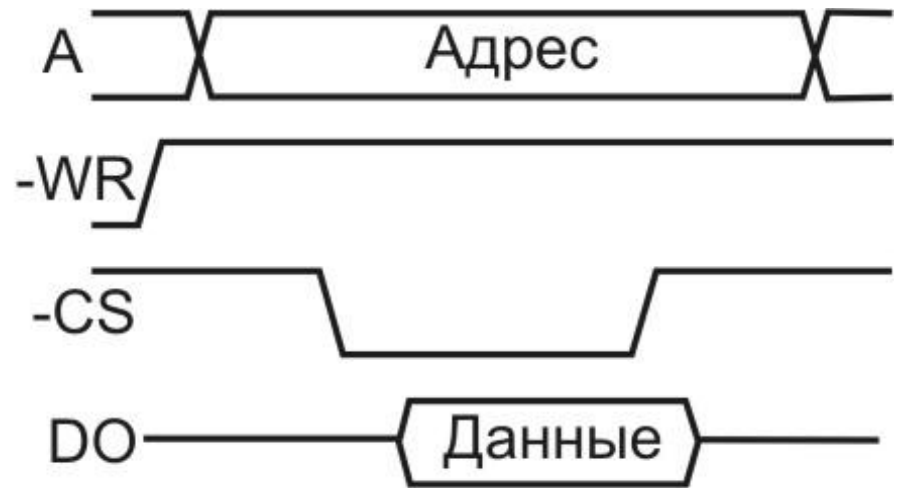
Генератор последовательности сигналов на ПЗУ



Запись и чтение оперативной памяти

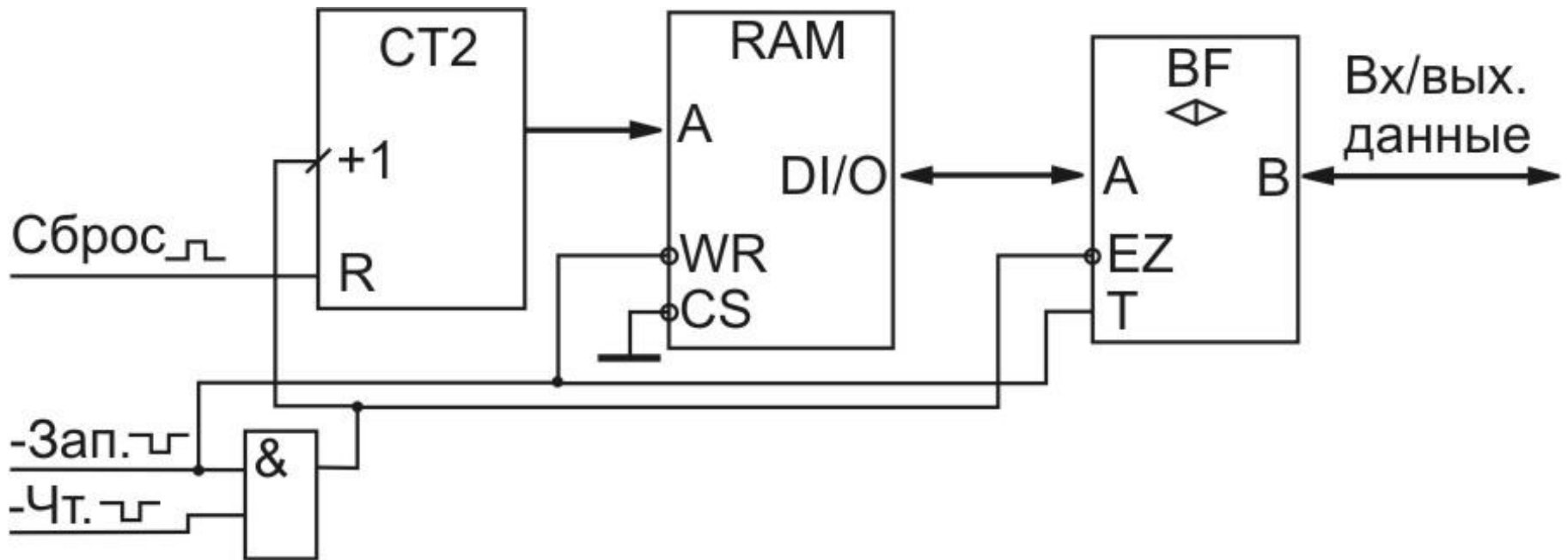


Цикл записи в ОЗУ



Цикл чтения из ОЗУ

Хранение массива данных в ОЗУ



ОЗУ как информационный буфер

Однонаправленный буфер



Двунаправленный буфер



- FIFO — чтение в том же порядке, что и запись;
- LIFO — чтение в порядке, противоположном записи.

Применение буферной памяти

- Обеспечение независимой работы двух устройств, обменивающихся информацией через буфер;
- Согласование скоростей обмена различных устройств;
- Постепенное накопление информации перед передачей одним массивом;
- Выборочное чтение информации, переданной одним массивом;
- Передача информации пакетами со стандартным обрамлением (управляющая информация).