



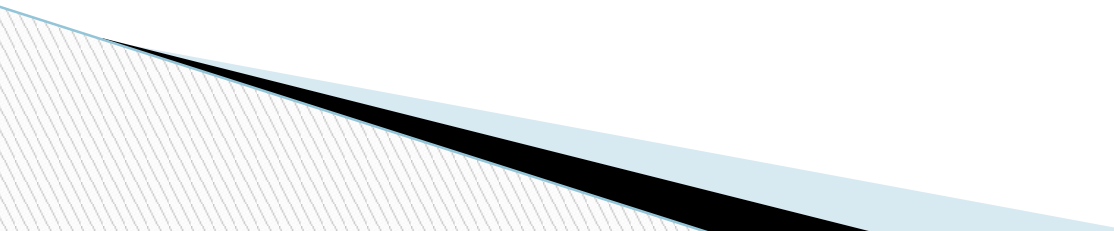
Виртуальная память и иерархия организации памяти

Выполнила: студентка 3-ого курса, гр. 10 УК
Исляева Дания
Преподаватель: Афанасьева М. С

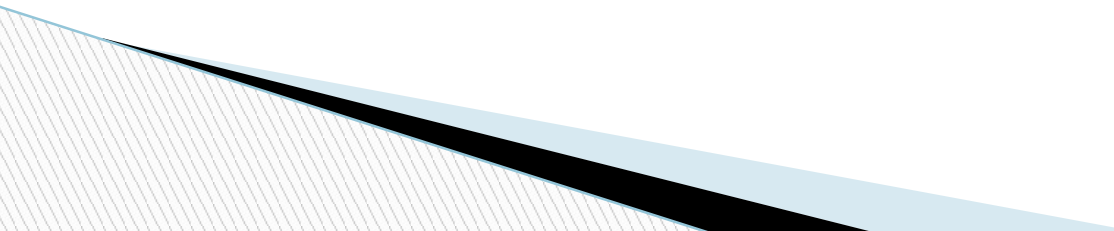
Способы организации памяти для хранения данных

В основе реализации организации памяти современных компьютеров лежат два принципа: **принцип локальности обращений** и **соотношение стоимость/производительность**.

Принцип локальности обращений говорит о том, что большинство программ не выполняют обращений ко всем своим командам и данным равновероятно, а оказывают предпочтение некоторой части своего адресного пространства.



Аспекты организации памяти для хранения данных:

- Иерархическая организации памяти;
 - Организация кэш-памяти;
 - Организация основной памяти;
 - Виртуальная память – как средство организации защиты данных.
- 

Иерархическая организация памяти

Иерархическая организация памяти современных компьютеров строится на нескольких уровнях.

Уровни иерархии взаимосвязаны:

- ❑ все данные на одном уровне могут быть также найдены на более низком уровне.
- ❑ все данные на этом более низком уровне могут быть найдены на следующем лежащем ниже уровне и так далее, пока мы не достигнем основания иерархии.

Успешное или неуспешное обращение к более высокому уровню называются соответственно **попаданием** (hit) или **промахом** (miss).

Организация кэш-памяти

Принципы размещения блоков в кэш-памяти определяют три основных типа их организации:

- если каждый блок основной памяти имеет только одно фиксированное место, на котором он может появиться в кэш-памяти, то такая кэш-память называется кэшем с прямым отображением (direct mapped).
- если некоторый блок основной памяти может располагаться на любом месте кэш-памяти, то кэш называется полностью ассоциативным (fully associative);
- если некоторый блок основной памяти может располагаться на ограниченном множестве мест в кэш-памяти, то кэш называется множественно-ассоциативным (set associative).

Для замещения блоков применяются две основные стратегии:

1.случайная

2.Least-Recently Used (LRU).

Доля промахов при использовании алгоритма замещения LRU и случайного алгоритма (Random)

Размер, кэш- памяти, Кбайт	Ассоциативность, %					
	2-канальная		4-канальная		8-канальная	
	LRU	Random	LRU	Random	LRU	Random
16	5,18	5,69	4,67	5,29	4,39	4,96
64	1,88	2,01	1,54	1,66	1,39	1,53
256	1,15	1,17	1,13	1,13	1,12	1,12

Базовые возможности:

1. сквозная запись (write through, store through) – информация записывается в два места (в блок кэш-памяти и блок более низкого уровня памяти);
2. запись с обратным копированием (write back, copy back, store in) – информация записывается только в блок кэш-памяти.

Для сокращения частоты копирования блоков при замещении обычно с каждым блоком кэш-памяти связывается так называемый **бит модификации** (dirty bit).

Организация основной памяти

Основная память в современных компьютерах представляет собой следующий уровень иерархии памяти. Основная память удовлетворяет запросы кэш-памяти и служит в качестве интерфейса ввода (вывода), поскольку является местом назначения для ввода и источником для вывода.

Для оценки производительности основной памяти используются два основных параметра:

1. задержка
2. полоса пропускания.

Задержка памяти традиционно оценивается двумя параметрами:

1. временем доступа (access time)
2. длительностью цикла памяти (cycle time).



Время доступа представляет собой промежуток времени между выдачей запроса на чтение и моментом поступления запрошенного слова из памяти.

Длительность цикла памяти определяется минимальным временем между двумя последовательными обращениями к памяти.

Память с расслоением

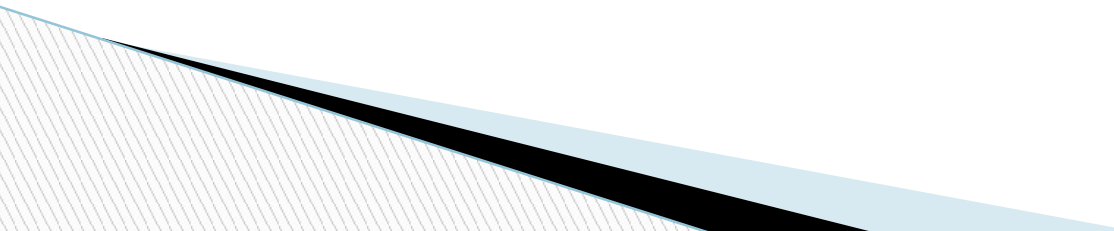
Наличие в системе множества микросхем памяти позволяет использовать потенциальный параллелизм, заложенный в такой организации.

Одна из общих методик, используемых для этого, называется **расслоением памяти**.

При расслоении банки памяти обычно упорядочиваются так, чтобы JV последовательных адресов памяти $i, i+1, i+2, \dots, i+(N-1)$ приходились на N различных банков. В i -м банке памяти находятся только слова, адреса которых имеют вид $kN + i$, где $k=M-1$ (M – число слов в одном банке).

С целью увеличения производительности все современные микросхемы памяти обеспечивают возможность подачи сигналов синхронизации, которые позволяют выполнять последовательные обращения к буферу без дополнительного времени обращения к строке.

Имеются **три способа** подобной **оптимизации**:

1. блочный режим;
 2. страничный режим;
 3. режим статического столбца.
- 

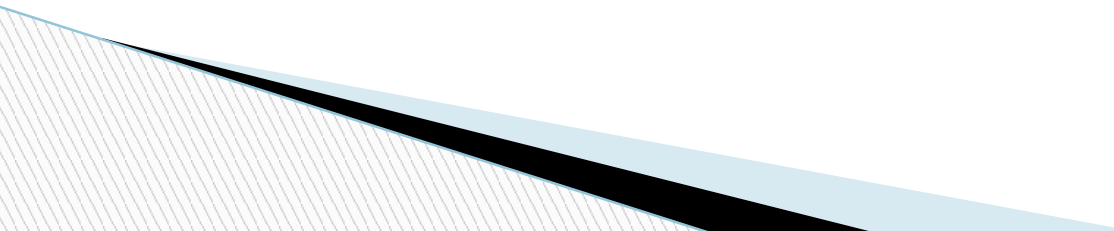
Блочный режим (nibble mode) может обеспечить выдачу четырех последовательных ячеек для каждого сигнала RAS.

При страничном режиме (page mode) буфер работает как статическое ЗУПВ; при изменении адреса столбца возможен доступ к произвольным битам в буфере до тех пор, пока не поступит новое обращение к строке или не наступит время регенерации.

Режим статического столбца (static column) очень похож на страничный режим, за исключением того, что не обязательно переключать строб адреса столбца каждый раз для изменения адреса столбца.

Виртуальная память — как средство организации защиты данных

Виртуальная память:

1. делит физическую память на блоки и распределяет их между различными задачами.
 2. предусматривает некоторую схему защиты, которая ограничивает задачу теми блоками, которые ей принадлежат.
 3. сокращает время начального запуска программы на процессоре.
- 

Виртуальная память автоматически управляет двумя уровнями иерархии памяти:

- основной
- внешней (дисковой) памятью.

Системы виртуальной памяти можно разделить на два типа:

- I. системы с фиксированным размером блоков, называемых **страницами**.
- II. системы с переменным размером блоков, называемых **сегментами**.

Страничная организация памяти

В системах со страничной организацией основная и внешняя память делятся на блоки, или страницы, фиксированной длины.

Каждому пользователю предоставляется некоторая часть адресного пространства, которая может превышать основную память компьютера и которая ограничена только возможностями адресации, заложенными в системе команд. Эта часть адресного пространства называется **виртуальной памятью пользователя**.

Каждое слово в виртуальной памяти пользователя определяется виртуальным адресом, состоящим из двух частей:

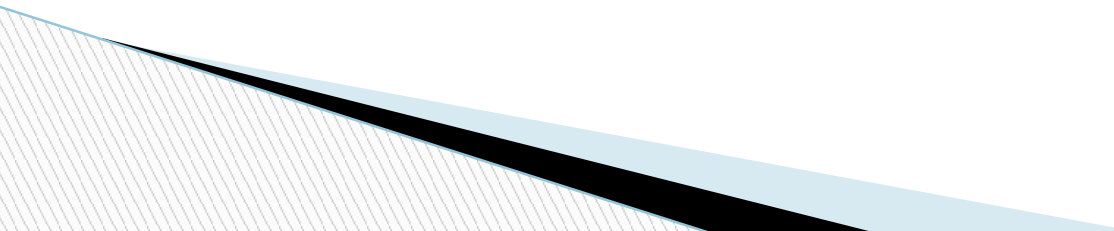
1. старшие разряды адреса рассматриваются как номер страницы
2. младшие — как номер слова (или байта) внутри страницы.

Сегментация памяти

В системах с сегментацией памяти каждое слово в адресном пространстве пользователя определяется виртуальным адресом, состоящим из двух частей:

1. **старшие** разряды адреса рассматриваются как номер сегмента
2. **младшие** — как номер слова внутри сегмента.

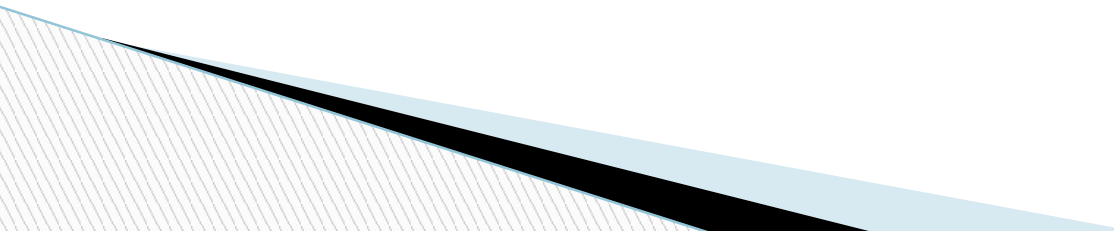
Наряду с сегментацией может также использоваться страничная организация памяти. В этом случае виртуальный адрес слова состоит из трех частей:

1. **старшие** разряды адреса определяют номер сегмента
 2. **средние** — номер страницы внутри сегмента
 3. **младшие** — номер слова внутри страницы.
- 

Каждый элемент таблицы сегментов содержит **описатель** (дескриптор) сегмента (поля базы, границы и индикаторов режима доступа).

При отсутствии страничной организации **поле базы** определяет адрес начала сегмента в основной памяти, а **граница** — длину сегмента.

При наличии страничной организации **поле базы** определяет адрес начала таблицы страниц данного сегмента, а **граница** — число страниц в сегменте.



Спасибо за внимание!

