



**Арифметические
действия над
целыми
числами**

Сложение и вычитание

В большинстве компьютеров операция вычитания не используется. Вместо нее производится сложение уменьшаемого с обратным или дополнительным кодом вычитаемого. Это позволяет существенно упростить конструкцию АЛУ.

При сложении **обратных кодов** чисел A и B имеют место четыре основных и два особых случая. Рассмотрим их.

СЛУЧАЙ 1

А и В положительные. При суммировании складываются все разряды, включая разряд знака. Так как знаковые разряды положительных слагаемых равны нулю, разряд знака суммы тоже равен нулю.

Десятичная
запись:

$$\begin{array}{r} 3 \\ + 7 \\ \hline 10 \end{array}$$

Двоичные
коды:

$$\begin{array}{r} 0000011 \\ + 0000111 \\ \hline 0001010 \end{array}$$

СЛУЧАЙ 2

А положительное, В отрицательное и по абсолютной величине больше, чем А.

Десятичная запись:

+ 3
-10
-7

Двоичные коды:

+ 0 0 0 0 0 0 1 1
1 1 1 1 0 1 0 1

1 1 1 1 1 0 0 0

Обратный код -10

Обратный код -7

При переводе в прямой код биты цифровой части результата инвертируются:

1 0000111 = -7₁₀

СЛУЧАЙ 3

A положительное, **B** отрицательное и по абсолютной величине меньше, чем **A**.

Десятичная запись:

+ 10
+ -3

7

Обратный код -3

Двоичные коды:

+	0	0	0	0	1	0	1	0
+	1	1	1	1	1	1	0	0
	<hr/>							
	0	0	0	0	0	1	1	0
	<hr/>							
	0	0	0	0	0	1	1	1

Note: A red arrow points from the '1' in the 7th bit of the sum row to a '+1' on the right.

Компьютер исправляет полученный первоначально неправильный результат (**6** вместо **7**) переносом единицы из знакового разряда в младший разряд суммы.

СЛУЧАЙ 4

А и В отрицательные.

Десятичная
запись:

+ -3
-7
-10

Обратный код -3

Обратный код -7

Обратный код -10

Двоичные
коды:

+	1	1	1	1	1	1	0	0
+	1	1	1	1	1	0	0	0
<hr/>								
	1	1	1	1	0	1	0	0
	<hr/>							
	1	1	1	1	0	1	0	1

→ +1

Полученный первоначально неправильный результат компьютер исправляет переносом единицы из знакового разряда в младший разряд суммы. При переводе результата в прямой код биты цифровой части числа инвертируются: $1\ 0001010 = -10_{10}$.

СЛУЧАЙ 5

A и B положительные, $A + B \geq 2^{n-1}$, где n – количество разрядов формата чисел.

Десятичная запись:

$$\begin{array}{r} + 65 \\ + 97 \\ \hline 162 \end{array}$$

Двоичные коды:

$$\begin{array}{rcccccccc} + & 0 & 1 & 0 & 0 & 0 & 0 & 0 & 1 \\ & 0 & 1 & 1 & 0 & 0 & 0 & 0 & 1 \\ \hline & 1 & 0 & 1 & 0 & 0 & 0 & 1 & 0 \end{array}$$

Переполнение

Семи разрядов цифровой части числового формата недостаточно для размещения восьмиразрядной суммы ($162_{10} = 10100010_2$), поэтому старший разряд суммы оказывается в знаковом разряде. Это вызывает несоответствие знака суммы и знаков слагаемых, что является свидетельством переполнения разрядной сетки.

СЛУЧАЙ 6

A и B отрицательные, $|A| + |B| \geq 2^{n-1}$ (для однобайтового формата $n = 8$, $2^{n-1} = 2^7 = 128$).

Десятичная запись:

-63
+
-95
-158

Обратный код -63

Обратный код -95

Переполнение

Двоичные коды:

+	1	1	0	0	0	0	0	0
+	1	0	1	0	0	0	0	0
	<hr/>							
	0	1	1	0	0	0	0	0
								+1

Здесь знак суммы тоже не совпадает со знаками слагаемых, что свидетельствует о переполнении разрядной сетки.

Все рассмотренные случаи имеют место и при сложении **дополнительных кодов** чисел.

СЛУЧАЙ 1

А и В положительные.

Здесь нет отличий от случая **1**, рассмотренного для обратного кода.

СЛУЧАЙ 2

A положительное, **B** отрицательное и по абсолютной величине больше, чем **A**.

Десятичная запись:

+ 3
-10
-7

Двоичные коды:

	0	0	0	0	0	0	1	1
+	1	1	1	1	0	1	1	0
<hr/>								
	1	1	1	1	1	0	0	1

Дополнительный код **-10**

Дополнительный код **-7**

При переходе в прямой код биты цифровой части результата инвертируются и к младшему разряду прибавляется единица:

$$1\ 0000110 + 1 = 1\ 0000111 = -7_{10}$$

СЛУЧАЙ 3

A положительное, **B** отрицательное и по абсолютной величине меньше, чем **A**.

Десятичная запись:

+ 10
- 3
7

Двоичные коды:

+ 0 0 0 0 1 0 1 0
1 1 1 1 1 1 0 1

0 0 0 0 0 1 1 1

Перенос отбрасывается

Дополнительный код **-3**

Единицу переноса из знакового разряда компьютер отбрасывает.

СЛУЧАЙ 4

А и В отрицательные.

Десятичная запись:

+ -3
-7
-10

Двоичные коды:

	1	1	1	1	1	1	0	1
+	1	1	1	1	1	0	0	1
<hr/>								
	1	1	1	1	0	1	1	0

Перенос отбрасывается

Дополнительный код -3

Дополнительный код -7

Дополнительный код -10

Единицу переноса из знакового разряда компьютер отбрасывает.

Случаи переполнения для дополнительных кодов рассматриваются по аналогии со случаями **5** и **6** для обратных кодов.

Задания

Выполните вычитания чисел путем сложения их обратных (дополнительных) кодов в формате 1 байт. Укажите, в каких случаях имеет место переполнение разрядной сетки:

а) $9 - 2$

г) $-20 - 10$

ж) $-120 - 15$

б) $2 - 9$

д) $50 - 25$

з) $-126 - 1$

в) $-5 - 7$

е) $127 - 1$

и) $-117 - 1$

Умножение и деление

Во многих компьютерах умножение производится как последовательность сложений и сдвигов. Для этого в АЛУ имеется регистр, называемый **накапливающим сумматором**, который до начала выполнения операции в нем поочередно размещаются множимое и результаты промежуточных сложений, а по завершении операции — окончательный результат.

Другой регистр АЛУ, участвующий в выполнении этой операции, вначале содержит множитель. Затем по мере выполнения сложений содержащееся в нем число уменьшается, пока не достигнет нулевого значения.

Умножим 11011_2 на 101101_2 .

Пример

Накапливающий сумматор:

Множитель:

+ 0 0 0 0 0 0 0 0 0 0 0 0
+ 1 1 0 0 1 1

+ 1 1 0 0 1 1
+ 1 1 0 0 1 1

+ 1 1 1 1 1 1 1 1
+ 1 1 0 0 1 1

+ 1 0 1 0 0 1 0 1 1 1
+ 1 1 0 0 1 1

1 0 0 0 1 1 1 1 0 1 1 1

101101

101100

Сдвиг на 2 позиции влево

101000

Сдвиг на 1 позицию влево

100000

Сдвиг на 2 позиции влево

000000

Деление для компьютера является трудной операцией. Обычно оно реализуется путем многократного прибавления к делимому дополнительного кода делителя.

Задания

