

# Основы микропроцессорной техники

## Лекция 3

Архитектура микропроцессора и  
микропроцессорной системы

# Типы архитектур микропроцессоров

- МП с гарвардской архитектурой
- МП с фоннеймановской архитектурой
- МП типа CISC с полным набором команд
- МП типа RISC с сокращенным набором команд
- МП типа MISC с минимальным набором команд

# МП с гарвардской архитектурой

- Раздельное использование памяти программ и данных
- Используют для повышения быстродействия системы
- Нашли применение в большинстве специализированных микропроцессоров (микроконтроллерах)

# МП с фоннеймановской архитектурой

- Совместное (общее) использование памяти программ и данных
- Нашли применение в компьютерах
- Пример: МП x86

# МП типа CISC с полным набором команд

- CISC – Complex Instruction Set Computer (сложная система команд)
- МП CISC использует набор машинных инструкций, полностью соответствующий набору команд языка ассемблера.
- Для выполнения команды обычно требуется большое число тактов процессора.
- Для CISC-процессоров характерно:
  - сравнительно небольшое число регистров общего назначения
  - большое количество машинных команд, некоторые из которых нагружены семантически аналогично операторам высокоуровневых языков программирования и выполняются за много тактов
  - большое количество методов адресации
  - большое количество форматов команд различной разрядности
  - преобладание двухадресного формата команд; наличие команд обработки типа «регистр-память».

# Характеристики распространенных CISC МП

Мо- дель МП	Разрядность, бит		Так- товая частота, МГц	Адресное пространство, байт	Число ко- манд	Число эlemen- тов	Год выпус- ка
	данных	адреса					
4004	4	4	4,77	4*10 <sup>3</sup>	45	2300	1971
8080	8	8	4,77	64*10 <sup>3</sup>		10000	1974
8086	16	16	4,77 и 8	106"	134	70000	1982
8088	8, 16	16	4,77 и 8	106	134	70000	1981
80186	16	20	8 и 10	106		140000	1984
80286	16	24	10–33	4*10 <sup>6</sup> (вирту- альное 10 <sup>9</sup> )		180000	1985
80386	32	32	25–50	16*10 <sup>6</sup> (вир- туальное 4*10 <sup>9</sup> )	240	275000	1987
80486	32	32	33–100	16*10 <sup>6</sup> (вир- туальное 4*10 <sup>9</sup> )	240	1,2x10 <sup>6</sup>	1989
Pentium	64	32	50–150	4*10 <sup>9</sup>	240	3,1*10 <sup>6</sup>	1993
Pentium Pro	64	32	66–200	4*10 <sup>9</sup>	240	5,5*10 <sup>6</sup>	1995

# МП типа RISC с сокращенным набором команд

- МП RISC ( Reduced Instruction Set Computers )
- Используют сравнительно небольшой (сокращённый ) набор наиболее употребимых команд
- Все команды работают с операндами и имеют одинаковый формат
- Обращение к памяти выполняется с помощью специальных команд загрузки регистра и записи. Простота структуры и небольшой набор команд позволяет реализовать полностью их аппаратное выполнение и эффективный конвейер при небольшом объеме оборудования.
- Увеличена тактовая частота ( значит, и производительность ) компьютера; чем более элементарные действия выполняются в каждой фазе работы конвейера, тем выше частота его работы.
- RISC - процессоры в 2 - 4 раза быстрее имеющих ту же тактовую частоту CISC - процессоров с обычной системой команд и высокопроизводительней, несмотря на больший объем программ, на 30 %

# Принципы RISC МП

- Любая операция должна выполняться за один такт, вне зависимости от ее типа
- Система команд должна содержать минимальное количество наиболее часто используемых простейших инструкций одинаковой длины
- Операции обработки данных реализуются только в формате “регистр - регистр” (операнды выбираются из оперативных регистров процессора, и результат операции записывается также в регистр; а обмен между оперативными регистрами и памятью выполняется только с помощью команд загрузки\записи)
- Состав системы команд должен быть “удобен” для компиляции операторов языков высокого уровня



# МП типа MISC

- Multipurpose Instruction Set Computer
- Элементная база состоит из двух частей, которые либо выполнены в отдельных корпусах, либо объединены.
- Основная часть – RISC CPU, расширяемый подключением второй части – ПЗУ микропрограммного управления.
- Система приобретает свойства CISC. Основные команды работают на RISC CPU, а команды расширения преобразуются в адрес микропрограммы. RISC CPU выполняет все команды за один такт, а вторая часть эквивалентна CPU со сложным набором команд. Наличие ПЗУ устраняет недостаток RISC, выраженный в том, что при компиляции с языка высокого уровня микрокод генерируется из библиотеки стандартных функций, занимающей много места в ОЗУ. Поскольку микропрограмма уже дешифрована и открыта для программиста, то времени выборки из ОЗУ на дешифрацию не требуется.

# Лекция 4 Система команд микропроцессора

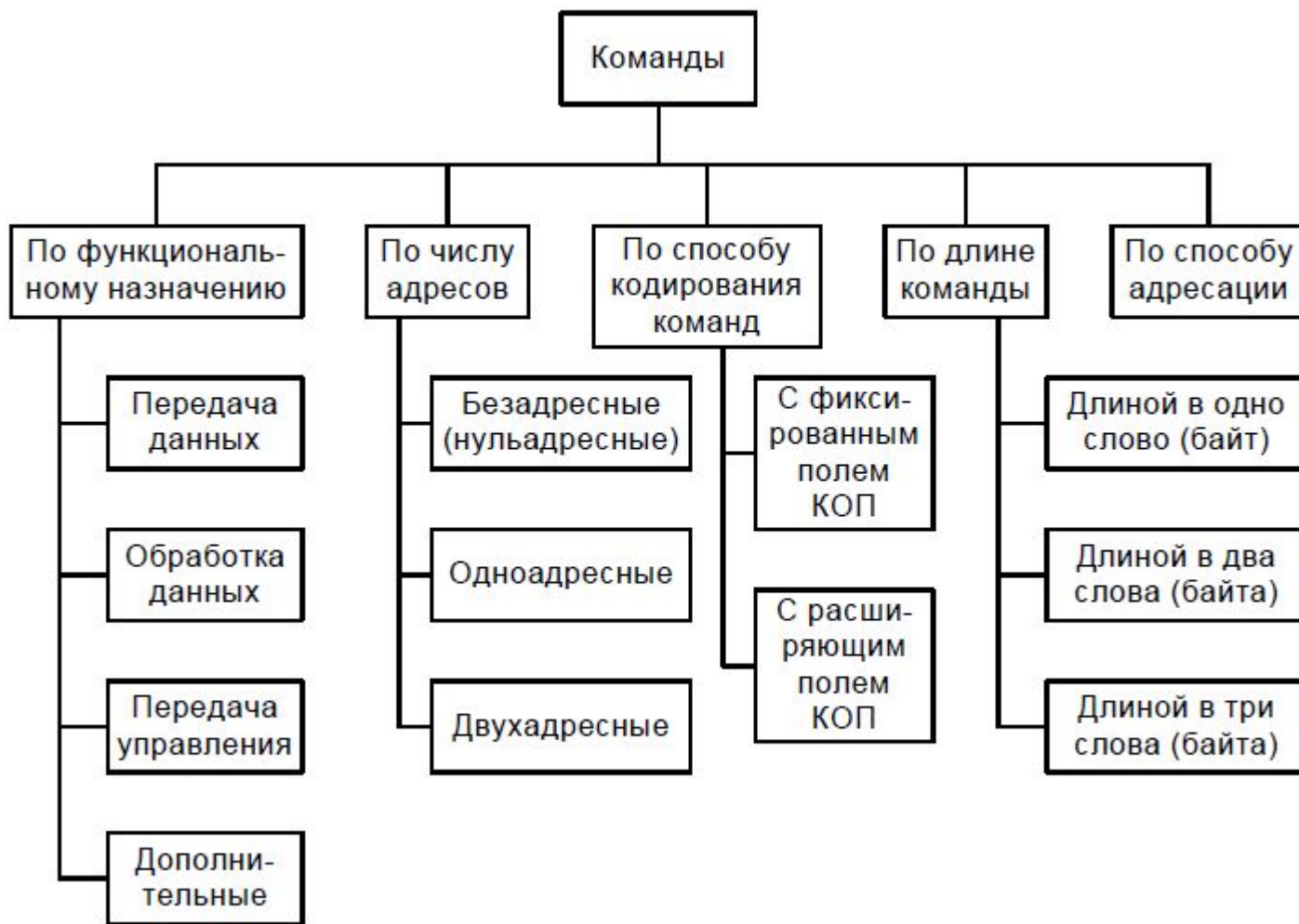
---

# Машинная программа

- Последовательность команд на языке вычислительной машины, реализующая алгоритм решения задачи

Важной характеристикой команды является ее формат, определяющий структурные элементы команды, каждый из которых интерпретируется определенным образом при ее выполнении. Среди таких элементов (полей) команды выделяют следующие: *код операции*, определяющий выполняемое действие; *адрес* ячейки памяти, регистра процессора, внешнего устройства; режим адресации; операнд при использовании непосредственной адресации; код анализируемых признаков для команд условного перехода [2, 6].

# Классификация команд



# Структура команд

Машинная команда состоит из двух частей: операционной и адресной.

*Операционная* часть команды – это группа разрядов в команде, предназначенная для представления кода операции машины.

*Адресная* часть команды – это группа разрядов в команде, в которой записываются коды адреса (адресов) ячеек памяти машины, предназначенных для оперативного хранения информации или иных объектов, задействованных при выполнении команды. Часто эти адреса называются адресами операндов, т. е. чисел, участвующих в операции.

По количеству адресов, записываемых в команде, команды делятся на безадресные, одно-, двух- и трехадресные.

Типовая структура трехадресной команды [2, 3, 6]:

КОП  $a_1, a_2, a_3$ ,

где  $a_1$  и  $a_2$  – адреса ячеек (регистров), где расположены, соответственно, первое и второе числа, участвующие в операции;

# Виды команд

$a_3$  – адрес ячейки (регистра), куда следует поместить число, полученное в результате выполнения операции.

Типовая структура двухадресной команды:

КОП  $a_1, a_2,$

где  $a_1$  – это обычно адрес ячейки (регистра), где хранится первое из чисел, участвующих в операции, и куда после завершения операции должен быть записан результат операции;

$a_2$  – обычно адрес ячейки (регистра), где хранится второе участвующее в операции число.

Типовая структура одноадресной команды:

КОП  $a_1,$

где  $a_1$  в зависимости от модификации команды может обозначать либо адрес ячейки (регистра), где хранится одно из чисел, участвующих в операции, либо адрес ячейки (регистра), куда следует поместить число результат операции.

Безадресная команда содержит только код операции, а информация для нее должна быть заранее помещена в определенные регистры машины (безадресные команды могут использоваться только совместно с командами другой адресности).

# Группы команд

- Команды пересылки данных
- Арифметические
- Логические
- Команды переходов