

Дипломна робота бакалавра  
Проектування макета синхронного детектора

---

Студент групи КП 14-1, Генсецький Г.В.

Проектування  
схеми синхронного  
детектора на основі  
аналогового  
мультиплексора

# Застосування

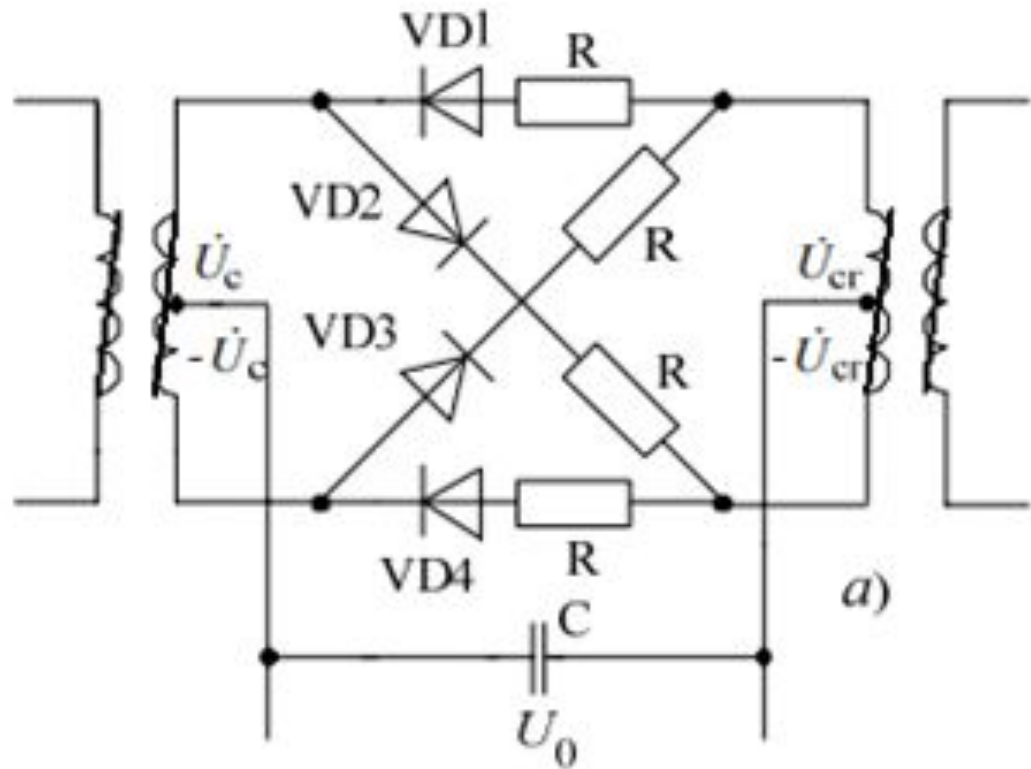
Синхронного детектування

- Селективне вимірювання амплітуди
  - Аналіз спектру
  - Селективне вимірювання фазових характеристик
-

Відомі схемні реалізації

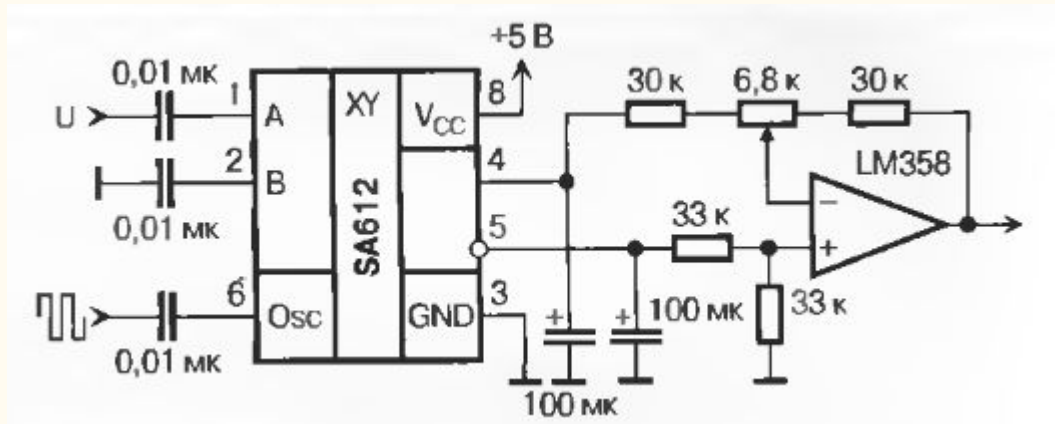
—

Кільцевий діодний  
детектор з  
додатковими  
резисторами





Синхронний  
детектор на основі  
аналогового  
перемножувача

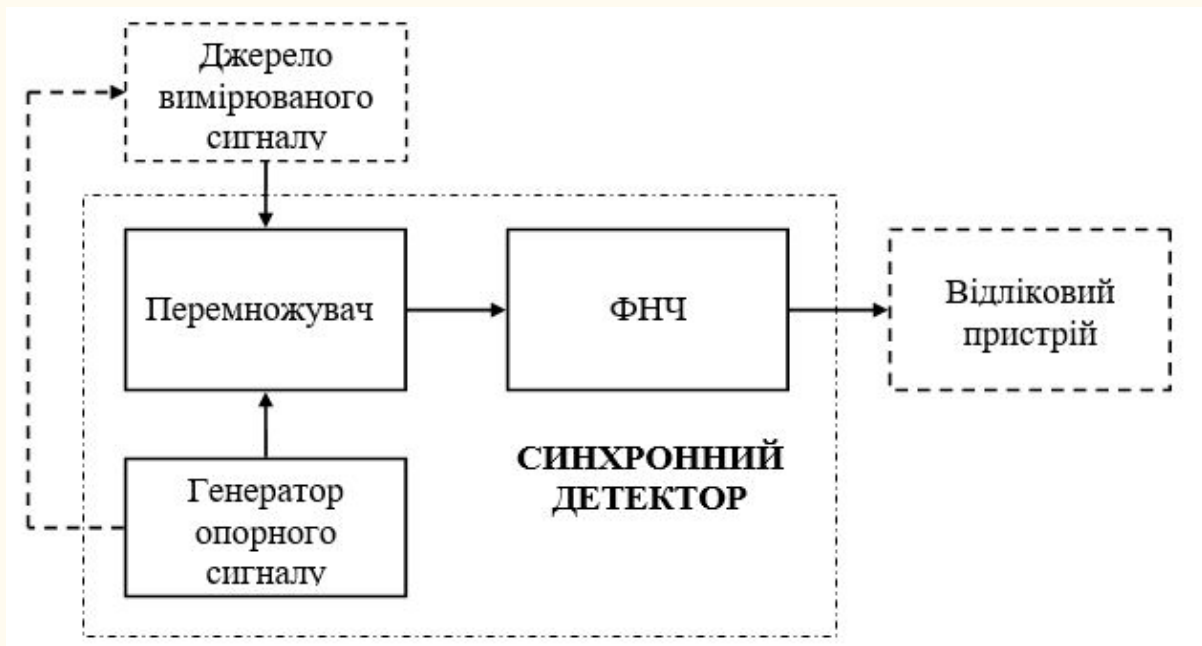


# Схема синхронного детектора

---

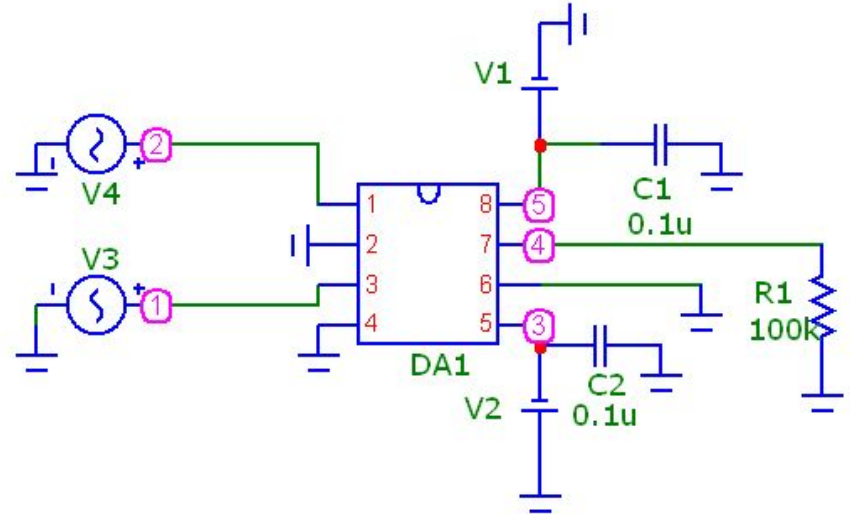
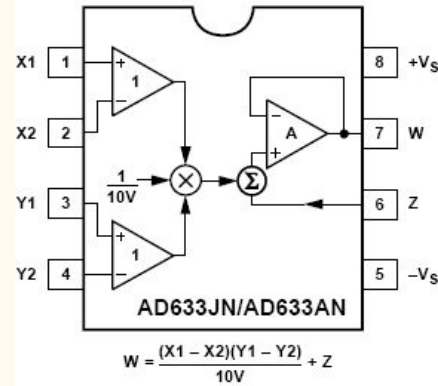


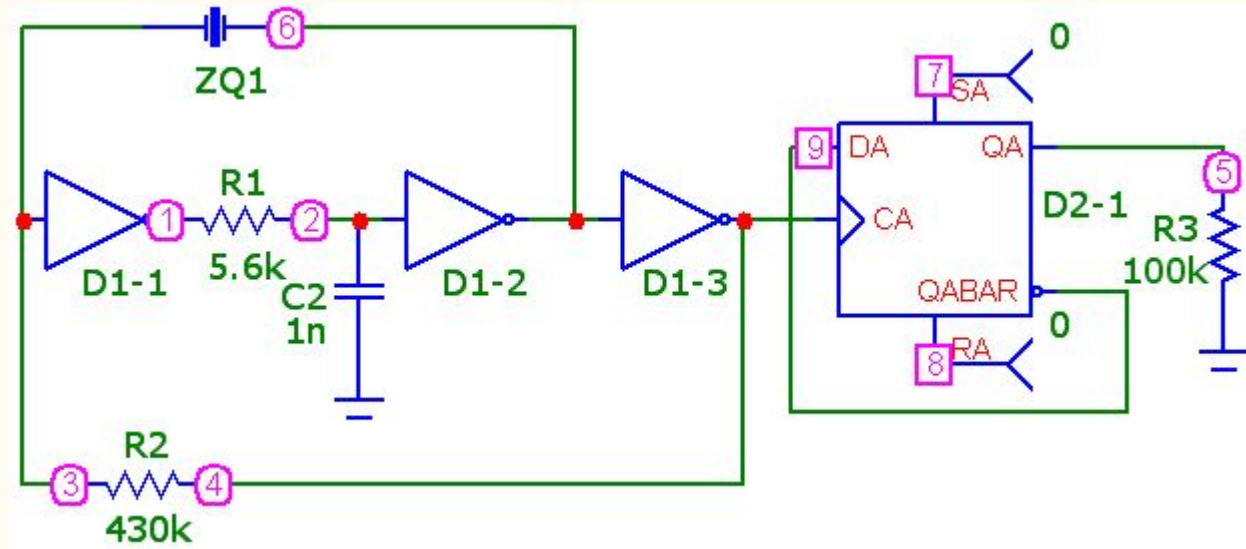
# Структурна схема синхронного детектора



# AD633JN

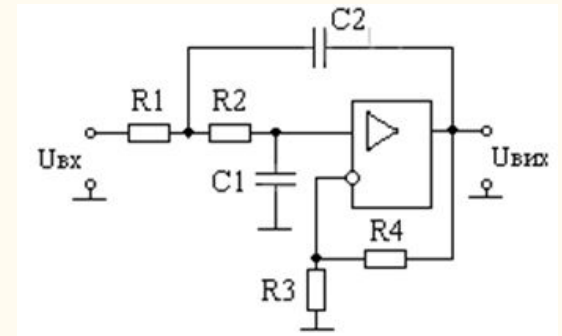
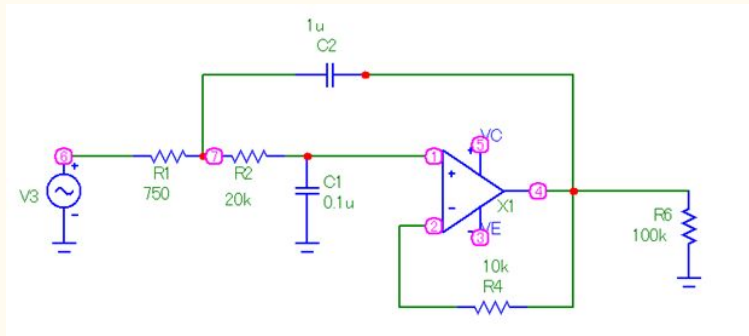
1. Два диференціальних підсилювача вхідних сигналів X і Y
2. Перемножувач із нормуючим множником  $1/10V$
3. Суматор із вхідним сигналом Z
4. Вихідний буфер (повторювач)





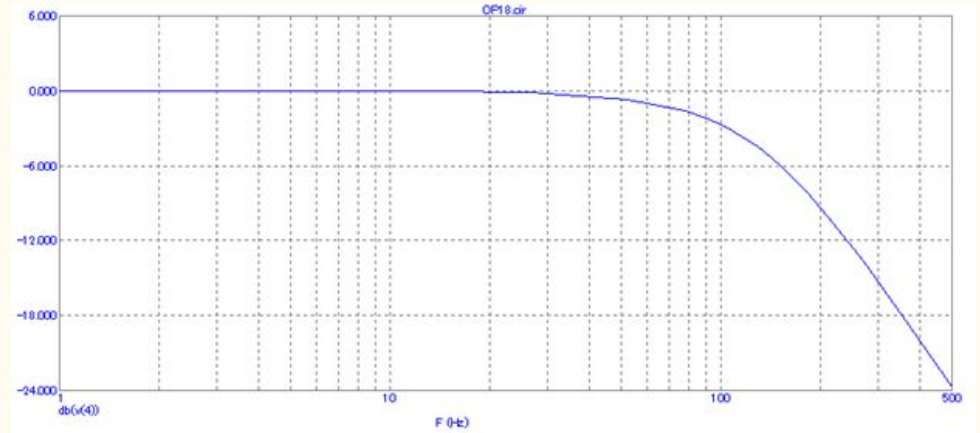
Модельна схема опорного генератора

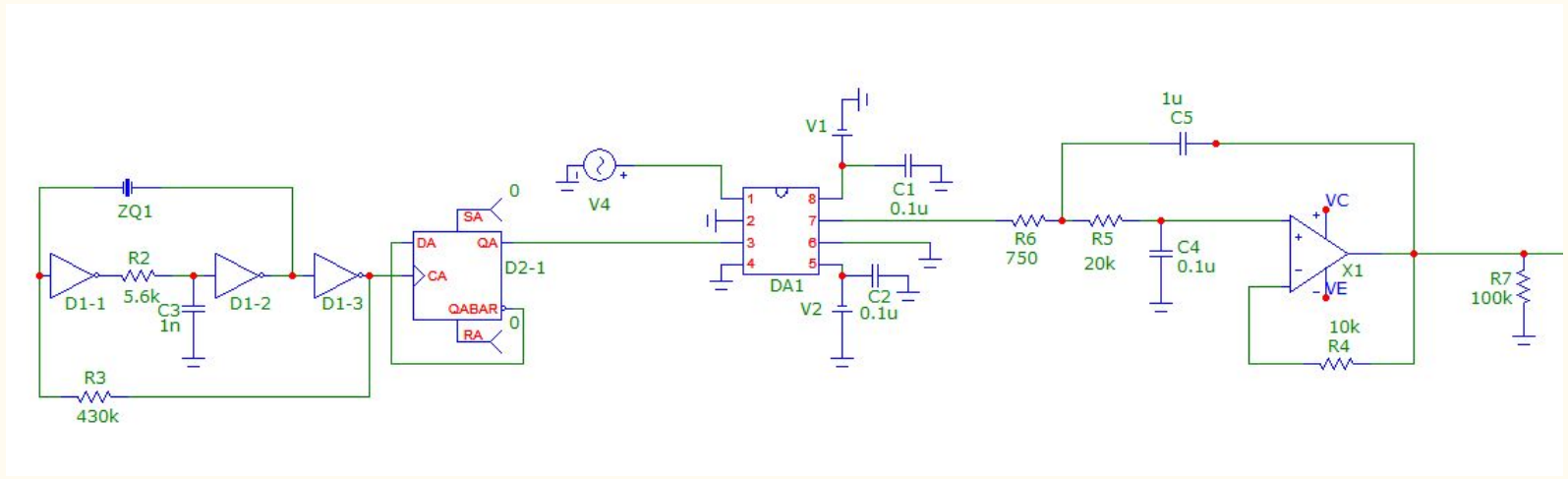
D1-1, D1-2 і D1-3 - інвертори типу CD4049B;  
 ZQ1 - кварцовий резонатор з резонансною частотою 32,768 кГц;  
 D2-1 - D-тригер типу CD4113B.



## Активний фільтр другого порядку Саллена-Кі

Частота зрізу фільтра (на рівні -3 дБ) дорівнює 110 Гц.  
 Побудовано на основі операційного підсилювача загального призначення типу LM741A.





Модельна схема синхронного детектора

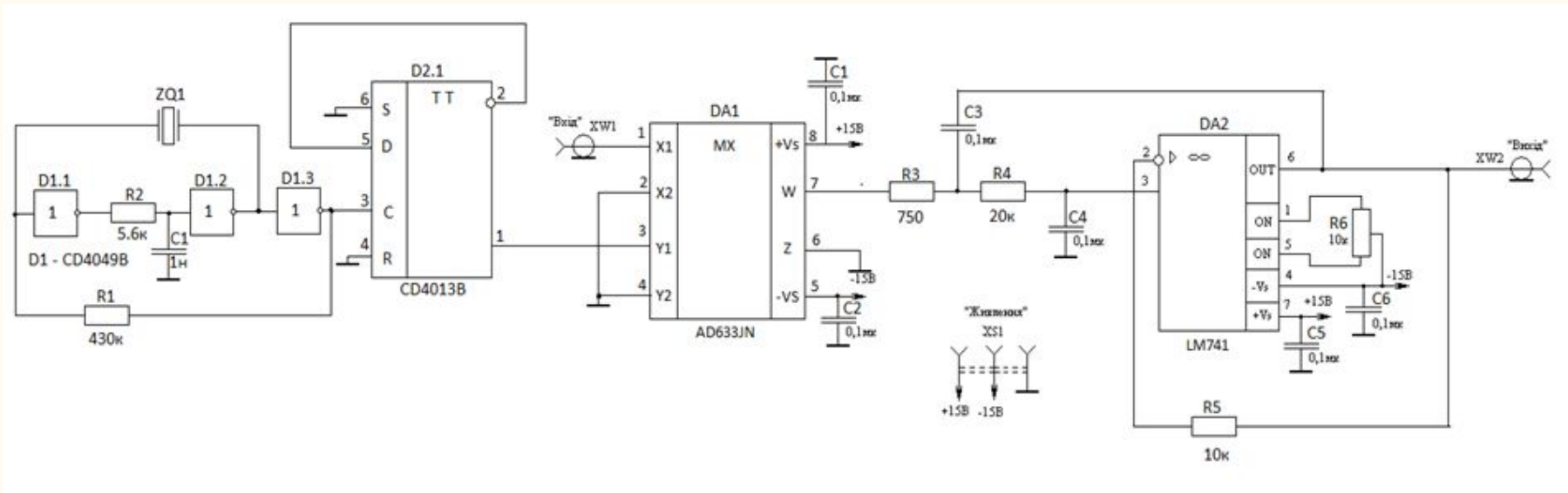


Схема електрична принципова синхронного детектора

# Висновки

Результати роботи будуть корисні при проектуванні синхронних детекторів, призначених для реєстрації слабких гармонійних сигналів на фоні шуму, селективного вимірювання амплітудних чи фазових характеристик.

Генсецький Г.В

КП 14-1

—