

ТРИГГЕРЫ

Особенностью последовательностных логических устройств является зависимость состояния выхода не только от действующих в настоящий момент времени на входе логических переменных, но и от тех значений переменных, которые действовали на входе в предыдущие моменты времени. То есть последовательностная схема, в отличие от комбинационной, обладает памятью. Функцию запоминания значений логических переменных в цифровых схемах выполняют так называемые триггерные элементы, или триггеры.

Триггер – это схема, имеющая два устойчивых состояния, в которых она может находиться сколь угодно долго до прихода управляющего воздействия, т.е. триггер можно использовать как элементарную ячейку памяти.

При описании работы триггера приняты следующие соглашения:

если $Q = 1$, а $\bar{Q} = 0$, то триггер находится в состоянии установки, или просто установлен;

если $Q = 0$, а $\bar{Q} = 1$, то триггер находится в сброшенном состоянии, или просто сброшен.

Существующие типы триггеров могут быть классифицированы по различным признакам. Наиболее часто триггеры классифицируют по типу используемых информационных входов триггера:

R – вход сброса триггера ($Q = 0$);

S – вход установки триггера ($Q = 1$);

K – вход сброса универсального триггера ($Q = 0$);

J – вход установки универсального триггера ($Q = 1$);

T – счетный вход триггера;

D – информационный вход переключения триггера в состояние, соответствующее логическому уровню на том входе;

C – синхронизирующий вход.

В зависимости от типа используемых входов различают RS -, D -, T -, JK -триггеры.

По моменту реакции на входной сигнал триггеры подразделяют на асинхронные и синхронные.

Асинхронный триггер изменяет свое состояние непосредственно в момент изменения сигнала на его информационных входах, то есть его непосредственная реакция на изменение входного сигнала подобна реакции комбинационного элемента.

Синхронный триггер изменяет свое состояние лишь в строго определенные (тактовые) моменты времени, соответствующие действию активного сигнала на его синхронизирующем входе C , и не реагирует на любые изменения информационных сигналов при пассивном значении сигнала на входе C .

Асинхронный RS-триггер (рисунок 1) реализован на двух элементах «И — НЕ», снабжен только двумя информационными входами \bar{R} и \bar{S} активный уровень для них низкий. Установка производится при появлении на входе \bar{S} сигнала низкого уровня. Сброс происходит при подаче на вход \bar{R} сигнала низкого уровня. Если на входы \bar{R} и \bar{S} одновременно подать напряжение низкого уровня, то напряжения на выходах триггера останутся без изменения. При $\bar{R} = 1$ и $\bar{S} = 0$ триггер устанавливается в нулевое состояние ($Q = 0$), при $\bar{R} = 0$ и $\bar{S} = 1$ — в единичное состояние ($Q = 1$). Комбинация $\bar{R} = \bar{S} = 1$ асинхронного RS-триггера запрещена (таблица 1).

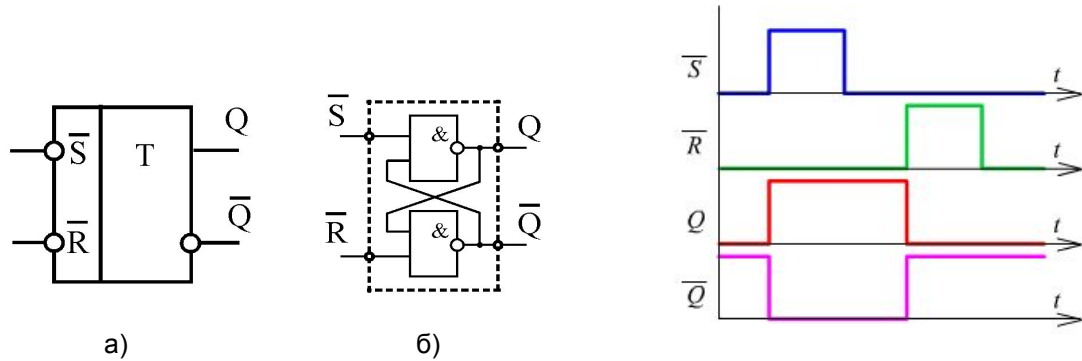


Рисунок 1 – Условное графическое обозначение асинхронного RS-триггера (а), его логическая структура (б), временная диаграмма (в)

Синхронный RS-триггер (рисунок 2) может быть получен на базе асинхронного RS-триггера. В большинстве схем необходимо переключение всех составляющих в определенный момент времени по сигналам тактового генератора. При этом добавляется третий синхронизирующий вход. Состояние синхронного RS-триггера изменяется при входных комбинациях R и S аналогично асинхронному RS-триггеру, но только в момент прихода тактового импульса на вход C. Переключение данного триггера возможно лишь при появлении положительного перепада импульса на тактовом перепаде C (таблица 2).

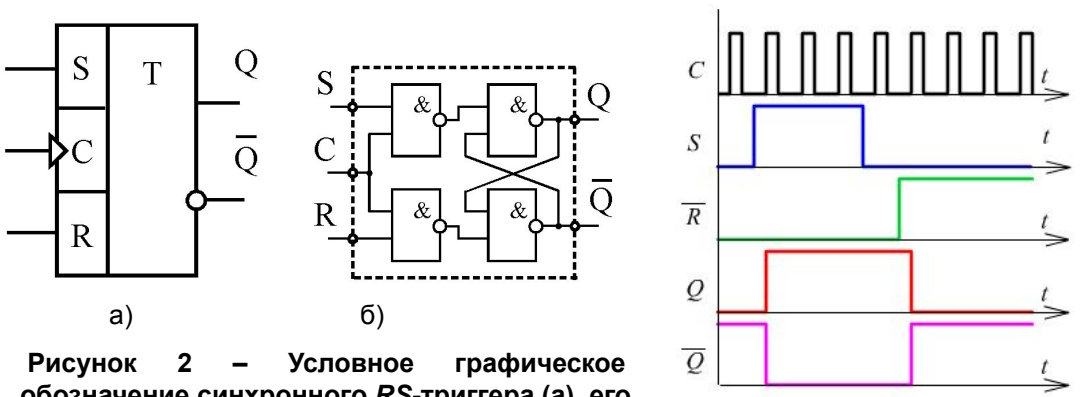


Рисунок 2 – Условное графическое обозначение синхронного RS-триггера (а), его логическая структура (б), временная диаграмма (в)

Таблица 1
Режимы работы асинхронного RS-триггера

Вход		Выход		Режим работы
\bar{R}	\bar{S}	Q	\bar{Q}	
0	0	Q	\bar{Q}	Хранение
0	1	0	1	Сброс
1	0	1	0	Установка единицы
1	1	-	-	Запрещенное состояние

Таблица 2
Режимы работы синхронного RS-триггера

C	S	R	Q	\bar{Q}	Режим работы
↑	0	0	Q	\bar{Q}	Хранение
↑	0	1	0	1	Сброс
↑	1	0	1	0	Установка единицы
↑	1	1	-	-	Запрещенное состояние

D-триггер (рисунок 3) соответствует RS-триггеру, работающему только в режимах установки, т.е. либо с комбинациями сигналов $\bar{R}=1$ и $\bar{S}=0$, либо с комбинациями сигналов $\bar{R}=0$ и $\bar{S}=1$. Для организации хранения информации используется вход C. Сигнал от входа D передается на выходы Q и \bar{Q} по положительному перепаду импульса на тактовом входе C. Чтобы триггер переключился правильно, уровень на входе D следует зафиксировать заранее перед приходом тактового перепада (таблица 3).

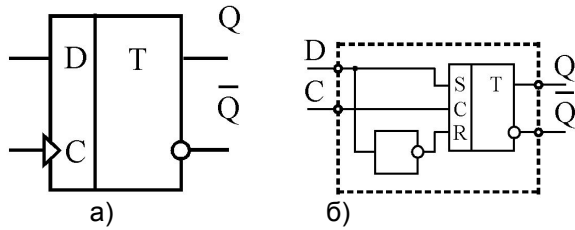


Рисунок 3.5.3 – Условное графическое обозначение D-триггера (а), его логическая структура (б), временная диаграмма (в)

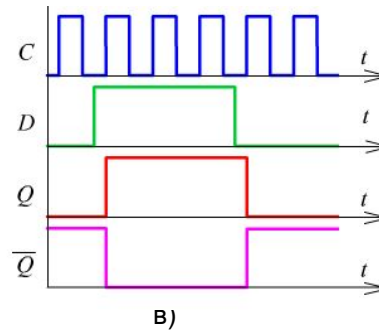


Таблица 3

Режимы работы D-триггера

Вход		Выход		Режим работы
D	C	Q	\bar{Q}	
0	↑	0	1	Синхронный сброс
1	↑	1	0	Синхронная установка единицы

Однотактный JK-триггер (рисунок 4) является наиболее универсальным. Входы J и K соответствуют входам S и R RS-триггера. Главное отличие JK-триггера от RS-триггера состоит в том, что в JK-триггере нет запрещенного состояния входов. При состоянии на входах $J=1, K=0$ приход тактового импульса переключает JK-триггер в состояние 1. При состоянии на входах $J=0, K=1$ приход тактового импульса переключает JK-триггер в состояние 0. Состояние на входах $J=0, K=0$ соответствует режиму хранения информации и приход тактового импульса при этом состоянии входов не изменяет состояния на выходе триггера. При состоянии на входах $J=1, K=1$ JK-триггер работает в переключающем режиме, т.е. с приходом каждого тактового импульса при данном состоянии входов состояние триггера меняется на противоположное (таблица 4). Состояние триггера изменятся при положительном перепаде импульса на тактовом входе C.

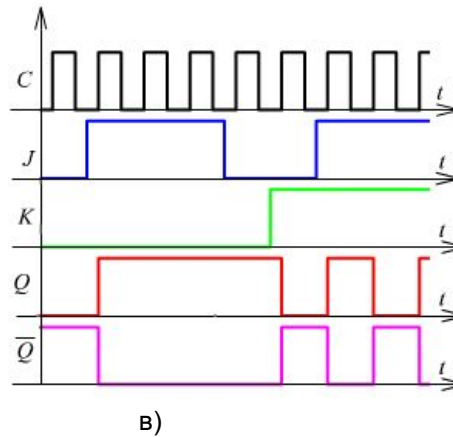
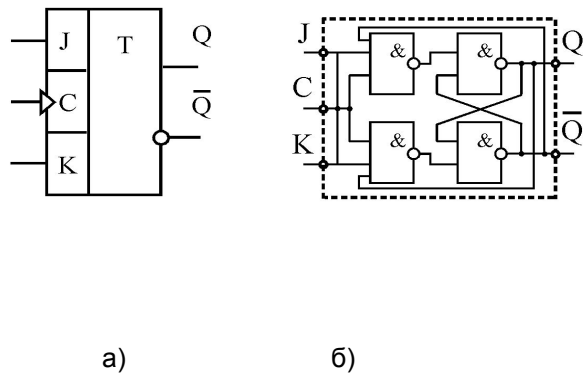


Таблица 4
Режимы работы однотактного JK-триггера

C	J	K	Q	\bar{Q}	Режим работы
↑	0	0	Q	\bar{Q}	Хранение
↑	0	1	0	1	Сброс
↑	1	0	1	0	Установка единицы
↑	1	1	Q	\bar{Q}	Переключение

Рисунок 4 – Условное графическое обозначение однотактного JK-триггера (а), его логическая структура (б), временная диаграмма (в)

Двухтактный JK-триггер (рисунок 5). Главная особенность триггера состоит в том, что переключение происходит по спаду тактовых импульсов, благодаря чему появляется возможность создавать более сложные схемы, счетчики и регистры (таблица 5).

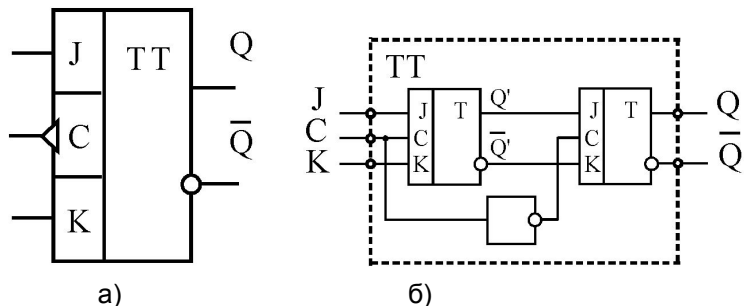


Рисунок 5 – Условное графическое обозначение двухтактного JK-триггера (а) и его логическая структура (б)

Кратко принцип действия пояснен ниже и на примере временной диаграммы на рисунке 6.

С приходом тактового импульса по его фронту первый триггер переключается в состояние, сформированное соответствующим состоянием входа. В момент действия такого импульса на входе С второго триггера сохраняется состояние 0. По спаду тактового импульса на входе С второго триггера появляется логическая единица. Информация, записанная на первом такте в первый триггер, переписывается на выход второго триггера, т.е. двухтактный триггер обеспечивает развязку между выходом и входом на время действия тактового импульса (таблица 5). Двухтактный JK-триггер изменяет свое состояние только после окончания действия импульса синхронизации.

Таблица 5

Режимы работы двухтактного JK-триггера

C	J	K	Q	\bar{Q}	Режим работы
↓	0	0	Q	\bar{Q}	Хранение
↓	0	1	0	1	Сброс
↓	1	0	1	0	Установка единицы
↓	1	1	Q	\bar{Q}	Переключение

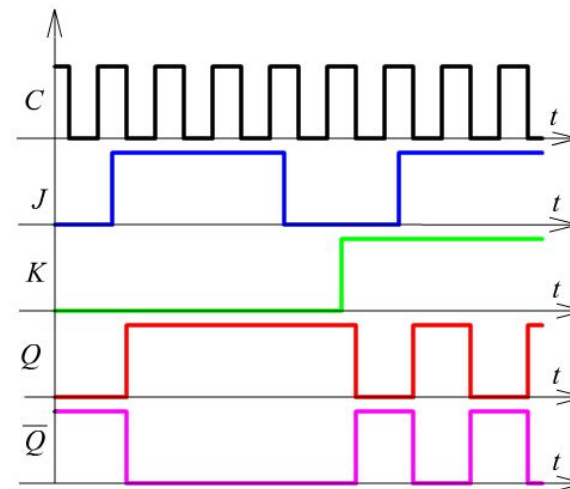


Рисунок 6 – Временные диаграммы работы двухтактного JK – триггера

T-триггер (рисунок 7). Это устройство с двумя устойчивыми состояниями и одним информационным входом. Реализуется на базе JK-триггера соединением всех входов в один вход T . Триггер изменяет свое состояние на противоположное всякий раз, когда на вход T поступают управляющие сигналы (таблица 6).

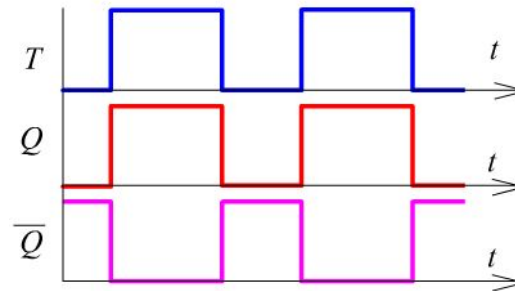
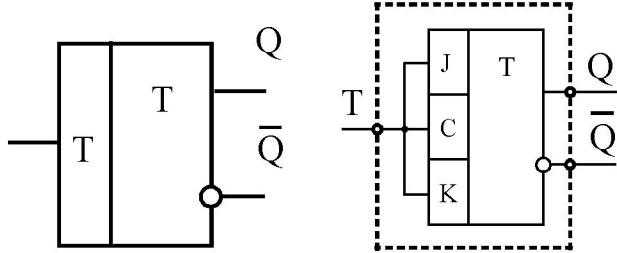


Таблица 6
Режимы работы T-триггера

T	Q	\bar{Q}
0	0	1
1	1	0

а)

б)

в)

Рисунок 7 – Условное графическое обозначение T-триггера (а), его логическая структура (б), временная диаграмма (в)